

---

## 执行硬件设置以及实现低功耗的STM32 GPIO配置

---

### 引言

STM32微控制器通用输入/输出引脚（GPIO）提供许多与应用框架内外部电路相连接的方法。本应用笔记提供有关GPIO配置的基本信息，以及硬件和软件开发人员使用GPIO引脚优化其STM32 32-bit ARM Cortex MCUs电源性能的指南。

本应用笔记必须与 [www.st.com](http://www.st.com) 提供的相关STM32参考手册和数据表结合使用。

# 目录

<b>1</b>	<b>文档约定</b> .....	<b>6</b>
1.1	词汇表 .....	6
1.2	寄存器缩写 .....	7
<b>2</b>	<b>GPIO 主要特性</b> .....	<b>7</b>
<b>3</b>	<b>GPIO功能说明</b> .....	<b>8</b>
3.1	GPIO缩写 .....	8
3.2	GPIO等效原理图 .....	9
3.3	GPIO模式描述 .....	10
3.3.1	输入模式配置 .....	10
3.3.2	输出模式配置 .....	11
3.3.3	复用功能 .....	12
3.3.4	模拟配置 .....	12
<b>4</b>	<b>GPIO电气特性与定义</b> .....	<b>13</b>
4.1	GPIO一般信息 .....	13
4.1.1	焊盘泄漏电流 (I <sub>lkg</sub> ) .....	13
4.1.2	注入电流 (I <sub>INJ</sub> ) .....	13
4.1.3	GPIO电流消耗 .....	14
4.1.4	电压输出和电流驱动 .....	14
4.1.5	上拉电阻计算 .....	16
4.2	三伏容限和五伏容限 .....	17
4.2.1	三伏容限GPIO (TT) .....	17
4.2.2	五伏容限GPIO (TT) .....	17
4.3	五伏容限应用示例 .....	18
4.3.1	白色LED驱动器 .....	18
4.3.2	三端双向可控硅驱动器 .....	18
4.3.3	I <sup>2</sup> C应用程序 .....	19
4.3.4	UART应用程序 .....	20
4.3.5	USB VBUS示例 .....	20
4.3.6	五伏ADC转换的I/O使用情况 .....	21
<b>5</b>	<b>GPIO硬件指南</b> .....	<b>23</b>

---

5.1	避免悬空未使用的引脚 .....	23
5.2	交叉电压域泄漏 .....	23
5.3	没有VDD供电时的电压保护 .....	24
5.4	无负载漏极开路输出 .....	25
5.5	使用MCO时钟输出 .....	25
5.6	调试引脚默认具有PU或PD .....	26
5.7	NRST引脚不能用作使能 .....	26
5.8	VBAT GPIO的电流强度有限 .....	26
5.9	BOOT0 引脚 .....	26
<b>6</b>	<b>实现功耗优化的GPIO软件指南 .....</b>	<b>27</b>
6.1	将未使用的GPIO输入配置为模拟输入 .....	27
6.2	调节GPIO速度 .....	27
6.3	不使用时禁用GPIO寄存器时钟 .....	27
6.4	进入低功耗模式时配置GPIO .....	27
6.5	退出关机模式（仅限STM32L4系列和STM32L4+系列） .....	27
<b>7</b>	<b>GPIO选型指南和配置 .....</b>	<b>28</b>
<b>8</b>	<b>版本历史 .....</b>	<b>30</b>

## 表格索引

表1.	GPIO结构列表 .....	8
表2.	文档版本历史 .....	30
表3.	中文文档版本历史 .....	30

## 图片索引

图1.	三伏兼容的GPIO结构 (TC)	9
图2.	三伏或五伏容限GPIO结构 (TT或FT)	10
图3.	输出缓冲器和电流	15
图4.	逻辑电平兼容性	15
图5.	STM32电流根据输出电压电平	16
图6.	白色LED驱动器连接示例	18
图7.	三端双向可控硅驱动器连接示例	19
图8.	I <sup>2</sup> C连接示例	19
图9.	5 V至3.3 V电源示例	20
图10.	UART连接示例	20
图11.	USB VBUS连接示例	21
图12.	VBUS连接VDD电源示例	21
图13.	五伏ADC转换示例	22
图14.	五伏ADC转换应变方法示例	22
图15.	多电压泄漏示例	23
图16.	不提供VDD时的电压保护	24
图17.	无负载漏极开路输出	25
图18.	GPIO配置流程图 (第1页, 共2页)	28
图19.	GPIO配置流程图 (第2页, 共2页)	29

# 1 文档约定

## 1.1 词汇表

本节介绍本文档中所用的主要首字母缩略词和缩写词定义。

<b>AMR:</b>	绝对最大额定值
<b>GPIO:</b>	通用输入/输出
<b>GP:</b>	通用
<b>P:</b>	推挽
<b>PU:</b>	PU上拉
<b>PD:</b>	下拉
<b>OD:</b>	开漏
<b>AF:</b>	复用功能
<b>V<sub>IH</sub>:</b>	由数字量输入解析为逻辑1的最小电压电平
<b>V<sub>IL</sub>:</b>	由数字量输入解析为逻辑0的最大电压电平
<b>V<sub>OH</sub>:</b>	由数字量输出设置为逻辑1值所提供的最小保证电压电平
<b>V<sub>OL</sub>:</b>	由数字量输出设置为逻辑0值所提供的最大保证电压电平
<b>V<sub>DD</sub>:</b>	为 I/Os 稳压器供电的外部电源。
<b>V<sub>DDIO2</sub>:</b>	I/O的外部电源，独立于V <sub>DD</sub> 电压
<b>V<sub>DDA</sub>:</b>	模拟量的外部电源
<b>V<sub>SS</sub>:</b>	接地
<b>I<sub>IH</sub>:</b>	输入为1时的输入电流
<b>I<sub>IL</sub>:</b>	输入为0时的输入电流
<b>I<sub>OH</sub>:</b>	输出为1时的输出电流
<b>I<sub>OL</sub>:</b>	输出为0时的输出电流
<b>I<sub>kg</sub>:</b>	漏电流
<b>I<sub>INJ</sub>:</b>	注入电流

## 1.2 寄存器缩写

寄存器说明中使用以下缩写词（x = A至H）：

<b>GPIOx_MODER:</b>	GPIO端口模式寄存器
<b>GPIOx_OTYPER:</b>	GPIO输出类型寄存器
<b>GPIOx_OSPEEDR:</b>	GPIO输出速度寄存器
<b>GPIOx_PUPDR:</b>	GPIO端口上拉/下拉寄存器
<b>GPIOx_IDR:</b>	GPIO端口输入数据寄存器
<b>GPIOx_ODR:</b>	GPIO端口输出数据寄存器
<b>GPIOx_BSRR:</b>	GPIO端口置位/复位寄存器
<b>GPIOx_LCKR:</b>	GPIO端口配置锁定寄存器
<b>GPIOx_AFRLL:</b>	GPIO复用功能低位寄存器
<b>GPIOx_AFRH:</b>	GPIO复用功能高位寄存器
<b>GPIOx_ASCR:</b>	GPIO端口模拟量开关控制寄存器

## 2 GPIO 主要特性

STM32 GPIO具备下列特性：

- 输出状态：推挽或开漏 + 上拉/下拉，取决于**GPIOx\_mode**、**GPIOx\_OTYPER**、和**GPIOx\_PUPDR**寄存器设置
- 从输出数据寄存器**GPIOx\_ODR**或外设（复用功能输出）输出数据
- 可为每个I/O（**GPIOx\_OSPEEDR**）选择不同的速度
- 输入状态：浮动、上拉/下拉、模拟量，取决于**GPIOx\_MODER**、**GPIOx\_PUPDR**和**GPIOx\_ASCR**寄存器设置
- 将数据输入到输入数据寄存器（**GPIOx\_IDR**）或外设（复用功能输入）
- 置位和复位寄存器（**GPIOx\_BSRR**），对**GPIOx\_ODR**具有按位写权限
- 锁定机制（**GPIOx\_LCKR**），可冻结 I/O 端口配置
- 模拟功能选择寄存器（**GPIOx\_MODER**和**GPIOx\_ASCR**）
- 复用功能选择寄存器（**GPIOx\_MODER**，**GPIOx\_AFRLL**，和**GPIOx\_AFRH**）
- 快速翻转，每次翻转最快只需要两个时钟周期
- 引脚复用非常灵活，允许将 I/O 引脚用作 GPIO 或多种外设功能中的一种

### 3 GPIO功能说明

STM32 GPIO可用于各种配置。每个GPIO引脚都可以通过软件在以下任何模式下单独配置：

- 输入浮空
- 输入上拉
- 输入下拉
- 模拟
- 具有上拉或下拉功能的开漏输出
- 具有上拉或下拉功能的推挽输出
- 具有上拉或下拉功能的复用功能推挽
- 具有上拉或下拉功能的复用功能开漏

#### 3.1 GPIO缩写

STM32器件范围内有多种GPIO结构可供使用。每个结构都与选项列表相关联。

表 1总结了适用于STM32产品的GPIO定义和缩写

表1. GPIO结构列表

名称	缩写	定义
引脚类型	S	电源引脚
	I	仅输入引脚
	I/O	输入/输出引脚
I/O 结构	FT <sup>(1)</sup>	五伏容限I/O引脚
	TT <sup>(1)</sup>	三伏容限I/O引脚
	TC	三伏输入输出引脚（标准3.3 V I/O）
	B	专用BOOT引脚
	RST	配有内置弱上拉电阻的双向复位引脚
引脚功能	复用功能	通过GPIOx_AFR寄存器选择的功能
	其他功能	通过外设寄存器直接选择和启用的功能

1. FT和TT I/O的选项取决于具体器件。用户必须参考数据表中的定义。

例如，以下描述涉及STM32数据表中的GPIO：

PB1 I/O FT表示：

- PB1 I/O引脚：端口B位1输入/输出
- FT：5 V 容限

在开始电路板设计之前，请务必参考STM32产品的数据表或STM32CubeMX工具，以检查与目标应用程序一致的GPIO可用性。

请参阅[www.st.com/stm32](http://www.st.com/stm32)上有关软件开发工具的部分。



### 3.2 GPIO等效原理图

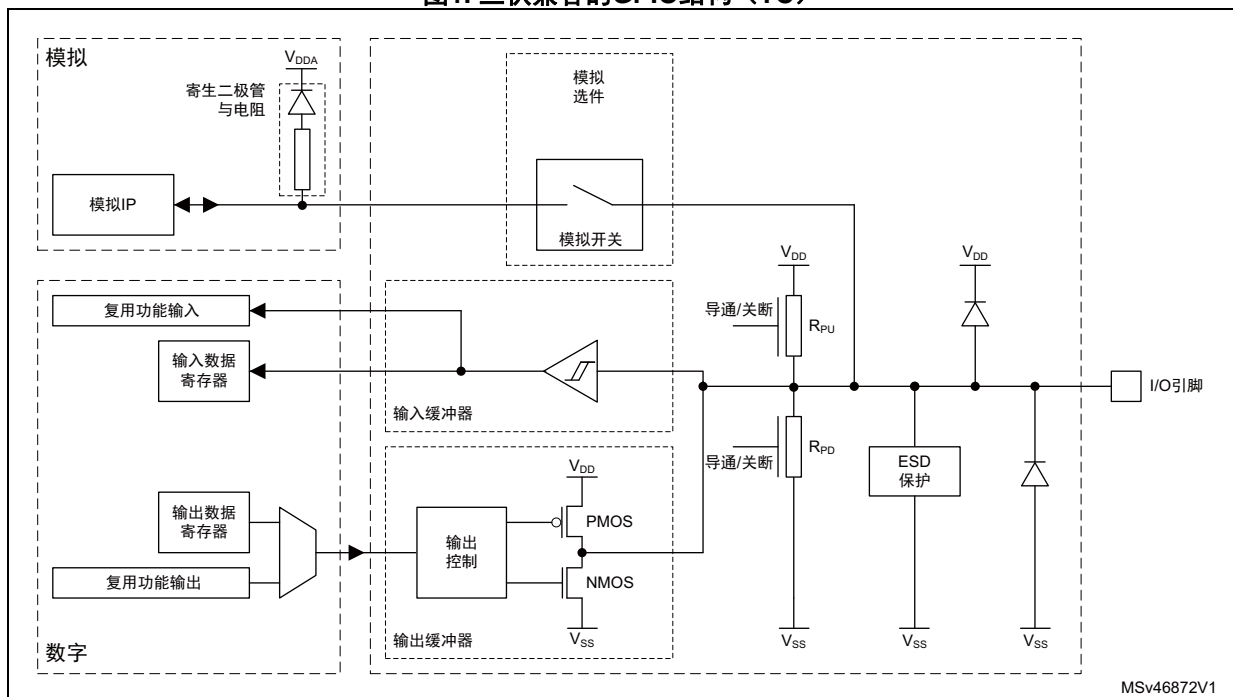
STM32产品集成了三个主要的GPIO基本结构：

- 三伏兼容（缩写为TC）。  
图 1给出了等效的GPIO图结构。
- 三伏容限（缩写为TT）。
- 五伏容限（缩写为FT）  
图 2给出了TT或FT等效的GPIO图结构。

注：在图 1和图 2中，虚线框中的模拟开关是可选的。它的存在取决于要选用的STM32产品。有关详细信息，请参见产品数据手册。

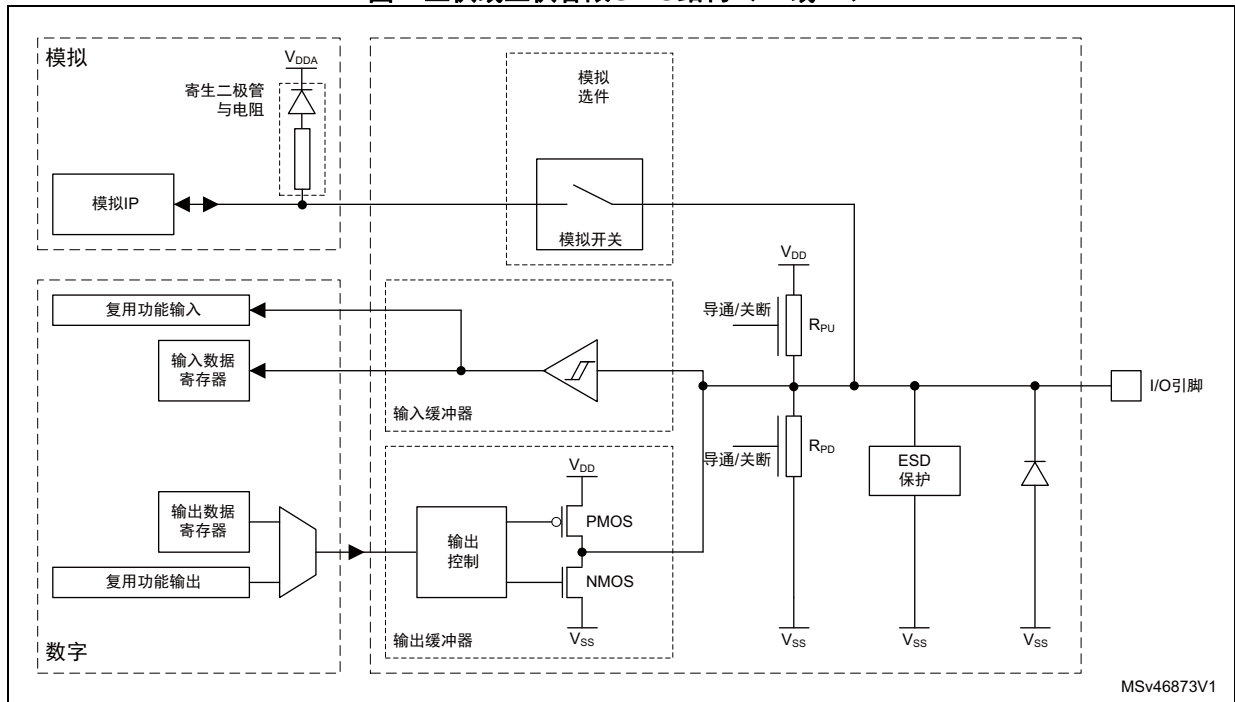
在图 1和图 2中， $V_{DD}$ 供电可根据STM32产品选用 $V_{DD}$ 或者 $V_{DDIO2}$ 。有关详细信息，请参见产品数据手册。

图1. 三伏兼容的GPIO结构（TC）



注：模拟域中的寄生二极管连接到 $V_{DDA}$ 并且不能用作保护二极管。  
在一些数据表和参考手册中称为 $V_{DD\_FT}$ 的电压电平在ESD保护块内部。

图2. 三伏或五伏容限GPIO结构 (TT或FT)



注：  
 模拟域中的寄生二极管连接到 $V_{DDA}$ 并且不能用作保护二极管。  
 在一些数据表和参考手册中称为 $V_{DD\_FT}$ 的电压电平在ESD保护块内部。  
 选择模拟选项后，由于引脚提供 $V_{DDA}$ ，FT I/O不再具有五伏容限。

注意：  
 TT或FT GPIO引脚没有内部保护二极管连接到电源 ( $V_{DD}$ )。过电压没有物理限制。因此，对于需要限制电压阈值的应用，建议将外部二极管连接到 $V_{DD}$ 。

### 3.3 GPIO模式描述

本节介绍STM32器件中可用的GPIO引脚配置。

#### 3.3.1 输入模式配置

当STM32器件I/O引脚配置为输入时，必须选择以下三个选项之一：

- 带内部上拉的输出。STM32器件中使用上拉电阻，以确保在浮动输入信号的情况下具有良好定义的逻辑电平。根据应用要求，可以使用外部上拉电阻。
- 带内部下拉的输入。在STM32器件中使用下拉电阻，确保在浮动输入信号的情况下具有良好定义的逻辑电平。根据应用要求，可以使用外部下拉。
- 悬空输入。信号电平跟随外部信号。当没有外部信号时，施密特触发器在由外部噪声引起的逻辑电平之间随机切换。这增加了总体消耗。

编程为输入时，I/O端口具有以下特征：

- 输出缓冲器被关闭
- 施密特触发器输入被打开
- 根据GPIOx\_PUPDR寄存器中的值决定是否激活上拉或下拉电阻
- 输入数据寄存器每隔 1 个 AHB 时钟周期对 I/O 引脚上的数据进行一次采样
- 通过读取GPIOx\_IDR输入数据寄存器可获取I/O状态

### 3.3.2 输出模式配置

当STM32器件I/O引脚配置为输出时，必须选择以下两个选项之一：

- 推挽输出模式：
 

推挽输出实际上使用两个晶体管：一个PMOS和一个NMOS。每个晶体管接通才能将输出驱动到适当的电平：

  - 当输出必须驱动为高电平状态时，顶部晶体管（PMOS）导通
  - 当输出必须驱动为低电平状态时，底部晶体管（NMOS）导通

两个晶体管的控制通过GPIO端口输出类型寄存器（GPIOx\_OTYPER）完成。

将输出寄存器（GPIOx\_ODR）的相关位写0可激活NMOS晶体管，强制I/O引脚接地。

将输出寄存器（GPIOx\_ODR）的相关位写1可激活PMOS晶体管，强制I/O引脚接通V<sub>DD</sub>。
- 开漏输出模式：
 

开漏输出模式不使用PMOS晶体管，而是需要一个上拉电阻。

当输出必须变为高电平时，必须关闭NMOS晶体管，仅通过上拉电阻将电平拉高。该上拉电阻可以是内部的，典型值为40 kOhm，并通过GPIO端口上拉/下拉寄存器（GPIOx\_PUPDR）激活。

**注：** *要注意的是，不可能在同一个I/O引脚上同时激活上拉和下拉。*

用户也可以使用外部上拉或下拉电阻代替内部电阻。在这种情况下，必须调整该值以符合GPIO输出电压和电流特性。

编程为输出时，I/O端口具有以下特征：

- 可将输出缓冲器配置为开漏或推挽模式
- 施密特触发器输入被打开
- 根据GPIOx\_PUPDR寄存器中的值决定是否激活上拉或下拉电阻。
- 写入输出数据寄存器GPIOx\_ODR的值将I/O引脚状态置位
- GPIOx\_ODR中的写入数据可从GPIOx\_IDR中读取，该寄存器每个AHB时钟周期更新一次

开漏输出通常用于控制供电电压与STM32不同的器件。需要特定上拉电阻时，开漏模式也用于驱动一个或多个I<sup>2</sup>C器件。

### 3.3.3 复用功能

在一些STM32 GPIO引脚上，用户可以选择复用功能输入/输出。每个引脚可与多达16个外设功能复用，例如通信接口（SPI, UART, I<sup>2</sup>C, USB, CAN, LCD等）、定时器、调试接口等。

所选引脚的复用功能通过两个寄存器配置：

- **GPIOx\_AFRL**（引脚0到7）
- **GPIOx\_AFRH**（引脚8到15）

要了解在每个 GPIO 引脚上复用了哪些功能，请参见器件数据手册。

对 I/O 端口进行编程作为复用功能时：

- 可将输出缓冲器配置为开漏或推挽模式
- 输出缓冲器由来自外设的信号驱动（发送器使能和数据）
- 施密特触发器输入被打开
- 根据**GPIOx\_PUPDR**寄存器中的值决定是否激活上拉或下拉电阻

输入数据寄存器每隔 1 个 AHB 时钟周期对 I/O 引脚上的数据进行一次采样。

对输入数据寄存器的读访问可获取 I/O 状态。

产品的数据表和参考手册中提供了复用功能的详细信息。

### 3.3.4 模拟配置

有一些STM32 GPIO引脚可以配置为模拟模式，允许使用ADC、DAC、OPAMP和COMP内部外设。要在模拟模式下使用GPIO引脚，请考虑以下寄存器：

- - **GPIOx\_MODER**，选择模式（输入，输出，复用，模拟）
- - **GPIOx\_ASCR**，选择所需的功能，ADC，DAC，OPAMP或COMP

对 I/O 端口进行编程作为模拟配置时：

- 输出缓冲器被关闭
- 施密特触发器输入被禁用，因此I/O引脚的每个模拟值零消耗。施密特触发器的输出被强制为恒定值（0）。
- 上拉和下拉电阻被硬件关闭

对输入数据寄存器的读访问值为“0”。

有关ADC，DAC，OPAMP和COMP功能及编程的详细信息，请参阅产品的数据表和参考手册。

## 4 GPIO电气特性与定义

本章定义并解释了STM32数据表中的部分电气参数。

### 4.1 GPIO一般信息

以下部分从应用角度详细说明了数据表中的部分电气参数的应用功能。

#### AMR（绝对最大额定值）

绝对最大额定值代表电压、电流、温度、功耗等值的上限值。超过这些值可能导致IC恶化或受损。

#### 工作条件

工作条件代表IC在适当条件下工作时可保证的值范围。

#### 4.1.1 焊盘泄漏电流 ( $I_{lkg}$ )

焊盘泄漏电流是在输入模式下配置时，I/O引脚从输入信号中获得的电流。漏电流的值取决于I/O结构和 $V_{IN}$ 信号施加到I/O引脚的电压范围。

泄漏电流取决于产品。有关实际值，请参见数据手册。

#### 4.1.2 注入电流 ( $I_{INJ}$ )

注入电流是指输入电压 ( $V_{IN}$ ) 高于正电源电压 ( $V_{DD} + \Delta V$ ) 或低于接地 ( $V_{SS}$ ) 时强制进入引脚的电流。

高于给定规格的注入电流会导致器件内部的电流流动，影响其可靠性。即使是超过规定限值的极小电流也是不允许的。

STM32数据表指定了注入电流和 $V_{IN}$ 。

负注入电流是在 $V_{IN} < V_{SS}$ 时引入的电流。GPIO上的最大负注入电流为-5mA，可接受的最小 $V_{IN}$ 电压电平为TT和FT GPIO的电压-0.3 V。

正注入电流是当 $V_{IN} > V_{DD}$ 时引入的电流。对于STM32器件，TT和FT GPIO上的最大正注入电流定义为N/A或0 mA。

- N/A意味着只要输入电压在AMR范围内，并且由于GPIO的内部设计，就不会发生电流注入。因此，在这种情况下不会发生GPIO和STM32器件操作的损坏。
- 0 mA意味着电流注入会损坏GPIO并导致STM32故障。

---

**警告：** 对于定义为0 mA的TT或FT GPIO，禁止正电流注入

---

TT GPIO的最大 $V_{IN}$ 电压等于 $V_{DD} + 0.3 V$ 。FT GPIO的最大 $V_{IN}$ 电压是 $V_{DD}$ 、 $V_{DDA}$ 、 $V_{DDIO2}$ 、 $V_{DDUSB}$ 和 $V_{LCD}$ 中的最小值加上3.6 V，其中最大 $V_{IN}$ 值限制为5.5 V。

注：当 $-0.3 V < V_{IN} < V_{INmax}$ 时，没有注入电流。  
总注入电流被限制，通常每个器件为25 mA。有关确切的限值，请参见器件的数据手册。这限制了可以注入电流的引脚数量。

### 4.1.3 GPIO电流消耗

STM32器件中有两种类型的I/O引脚电流消耗：

1. 静态电流消耗来源主要是，I/O引脚用作输入时保持低电平的上拉电阻，或者I/O引脚用作输出时支持外部下拉或外部负载的上拉电阻。
2. 动态电流消耗，即I/O引脚切换时，I/O引脚电路和容性负载使用的I/O电源电压的电流消耗。

动态电流消耗由公式1给出。

$$\text{公式1} \quad I_{SW} = C_L \times V_{DD} \times F_{SW}$$

- $I_{SW}$ 为切换I/O对容性负载充电/放电的灌电流
- $C_L$ 为I/O引脚看到的总负载电容  
 $C_L$ 是内部、外部、PCB和封装电容的总和
- $V_{DD}$ 是I/O供电电压
- $F_{SW}$ 为I/O切换频率

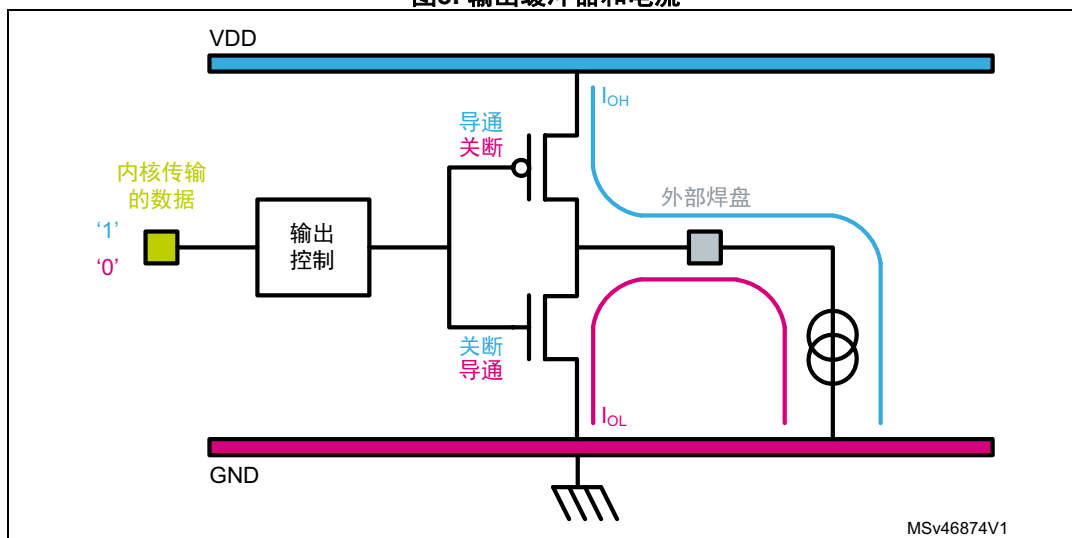
注：GPIO速度对动态电流消耗没有影响。

### 4.1.4 电压输出和电流驱动

所有STM32GPIO均符合CMOS和TTL标准，能够从外部引脚提供或吸收电流。图3根据所选的输出电平显示当前电流量。 $I_{OH}$ 是当GPIO输出处于高电平状态时的拉电流。 $I_{OL}$ 是当GPIO输出处于低电平状态时的灌电流。可以通过一个GPIO或电源来吸收或提供的最大输出电流仅限于保留GPIO，以及所有GPIO所提供或吸收的电流总和，并且不能超过产品数据表上的内部固定AMR值。根据电流驱动器限制，必须限制可以驱动电流的GPIO的数量。

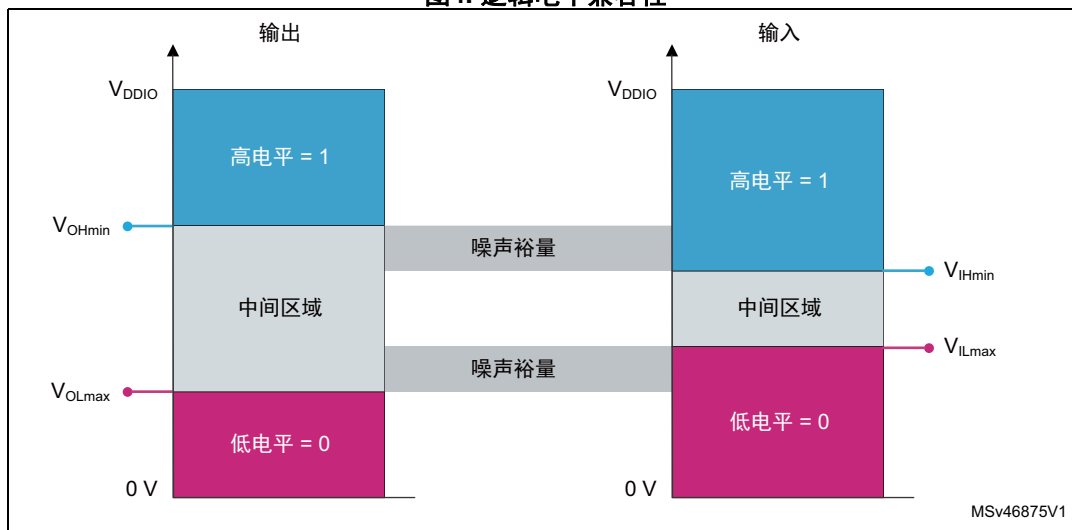
有关详细信息，请参见数据表中AMR电流特性表允许的 $I_{VDD}$ 、 $I_{VSS}$ 、 $I_{IO}$ 和 $\Sigma I_{VDD}$ 、 $\Sigma I_{VSS}$ 与 $\Sigma I_{IO}$ 参数值。

图3. 输出缓冲器和电流



在通信交换的情况下，STM32输出信号必须与接收器设备的 $V_{IL}/V_{IH}$ 兼容，STM32输入必须与发射器设备的 $V_{OL}/V_{OH}$ 兼容，如图4所示。

图4. 逻辑电平兼容性



对于CMOS技术，输入阈值电压相对于 $V_{DD}$ ，如下所示：

$V_{IHmin} \sim 2/3 V_{DD}$ 和 $V_{ILmax} \sim 1/3 V_{DD}$ 。

对于TTL技术，电平是固定的，等于 $V_{IHmin} = 2V$ 和 $V_{ILmax} = 0.8V$ 。

$V_{OH}$ 、 $V_{OL}$ 、 $V_{IH}$ 、 $V_{IL}$ 电平和输出驱动电流的值是STM32数据表中给定的一般输入/输出特性的一部分。

### 4.1.5 上拉电阻计算

每个STM32GPIO都可以选择内部上拉和下拉电阻（典型值=40kOhm）。某些STM32应用可能需要使用外部上拉电阻。本节介绍输出和输入电平兼容性，以及当STM32 GPIO开漏输出连接到外部器件时计算相应上拉电阻的方法。

图5. STM32电流根据输出电压电平

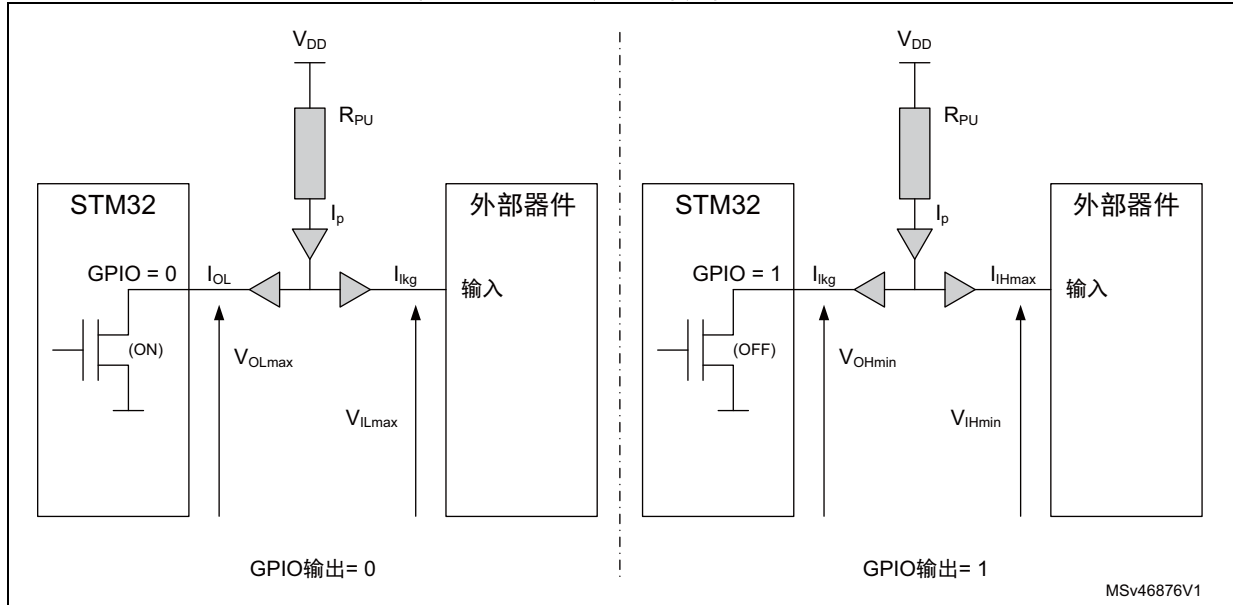


图 5 中的原理图显示了计算R<sub>PU</sub>上拉电阻所需的电流（灰色箭头）和相关电压。

R<sub>PU</sub>的值是当GPIO输出等于1时的最大值。这意味着NMOS晶体管截止；V<sub>OHmin</sub>电压用于计算。

R<sub>PU</sub>的值是当GPIO输出等于0时的最小值。这意味着NMOS晶体管导通；V<sub>OHmax</sub>电压用于计算。

$$(V_{DDmax} - V_{OLmax}) / (I_{OL} + I_{kg}) < R_{PU} < (V_{DDmin} - V_{OHmin}) / (I_{IH} + I_{kg})$$

#### I<sup>2</sup>C总线上拉电阻计算：

I<sup>2</sup>C总线的上拉电阻计算是不同的，因为必须考虑到I<sup>2</sup>C模式。这个计算取决于I<sup>2</sup>C模式（标准模式，快速模式，极速模式）、设备V<sub>DD</sub>和总线电容。

低上拉电阻值可防止专用STM32GPIOI<sup>2</sup>C引脚在总线上产生低电平。最小值R<sub>PUmin</sub>被定义为V<sub>DD</sub>、V<sub>OL</sub>和I<sub>OL</sub>根据公式2的结果。

公式2  $R_{PUmin} = (V_{DD} - V_{OLmax}) / I_{OL}$

最大上拉电阻R<sub>PUmax</sub>受总线总电容的限制，包括导线、连接和引脚的电容(C<sub>b</sub>)和SDA和SCL信号的最大上升时间(t<sub>rmax</sub>)。如需更多信息，请参阅数据表和I<sup>2</sup>C总线规范。



如果上拉电阻太高，则I<sup>2</sup>C总线在拉低之前不会升至逻辑高电平。最大值R<sub>PUmax</sub>按照公式3计算。

$$\text{公式3} \quad R_{PUmax} = t_{rmax} / (0.8473 \times C_b)$$

公式3的原理在以下步骤中描述：

1. 电压幅度随时间的变化是一个RC时间常数，取决于  
 $U_c = V_{DD} \times (1 - e^{-t / (R \times C)})$
2. 当 $V_{IH} = 0.3 \times V_{DD}$ 时，达到 $V_{IH}$ 的时间 $t_1$ 满足  
 $V(t_1) = 0.3 \times V_{DD} = V_{DD} \times (1 - e^{-t_1 / R_{PU} C_b})$   
 导致 $t_1 = 0.3566749 \times R_{PU} \times C_b$
3. 当 $V_{OH} = 0.7 \times V_{DD}$ 时，达到 $V_{OH}$ 的时间 $t_2$ 满足  
 $V(t_2) = 0.7 \times V_{DD} = V_{DD} \times (1 - e^{-t_2 / R_{PU} C_b})$   
 导致 $t_2 = 1.2039729 \times R_{PU} \times C_b$
4. 当 $t_r = t_2 - t_1$ 时，结果是  
 $t_r = 0.8473 \times R_{PU} \times C_b$

## 4.2 三伏容限和五伏容限

电气特性将GPIO定义为三伏容限、五伏容限，以及三伏容量。容差表示GPIO可以接受的电压值。电压容量表示可由GPIO输出的电压值。

### 4.2.1 三伏容限GPIO (TT)

对于某些STM32，电气规范将GPIO定义为三伏容限或三伏兼容。从用户角度来看，上述两种GPIO之间并无差别。

三伏容限的输入电压不能超过 $V_{DD} + 0.3 V$ 。

### 4.2.2 五伏容限GPIO (TT)

STM32器件嵌入了五伏容限GPIO。这些GPIO实际上能够容限 $V_{DD} + 3.6 V$ 。这意味着I/O引脚可以接受这样的电压，同时不会对GPIO造成泄漏电流和损坏。

不管电源电压如何， $V_{IN}$ 都不能超过5.5 V。

当 $V_{DD} = 0V$ 时，GPIO上的输入电压不能超过3.6V。

在多电源和多路复用的GPIO的情况下 ( $V_{DD}$ 、 $V_{DDUSB}$ 、 $V_{LCD}$ 、 $V_{DDA}$ )，GPIO能够容限 $V_{DD}$ 、 $V_{DDUSB}$ 、 $V_{LCD}$ 和 $V_{DDA}$ 中最小电源电压加3.6V。

但是，GPIO仅在输入模式下有五伏容限。使能输出模式时，GPIO不再具有五伏容限。有关I/O输入电压的更多详细信息，请参阅数据表的一般操作条件表中的 $V_{IN}$ 参数。

### 4.3 五伏容限应用示例

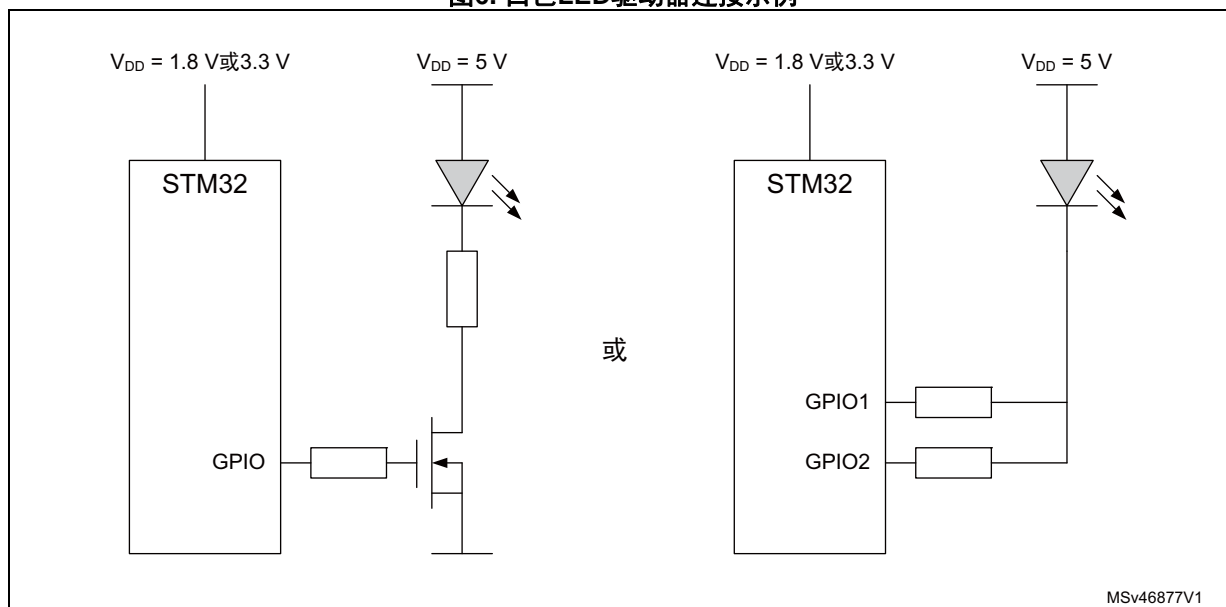
下图给出了仅使用五伏容限GPIO的应用示例。

#### 4.3.1 白色LED驱动器

在典型3.5 V电源下（最大4 V），白色LED需要典型的~20 mA电流。

由于STM32器件的最大吸收电流为25mA，因此没有足够的余量直接驱动LED。图6中提供了两种选择，使用外部MOSFET（或BJT）或通过两个GPIO驱动。

图6. 白色LED驱动器连接示例

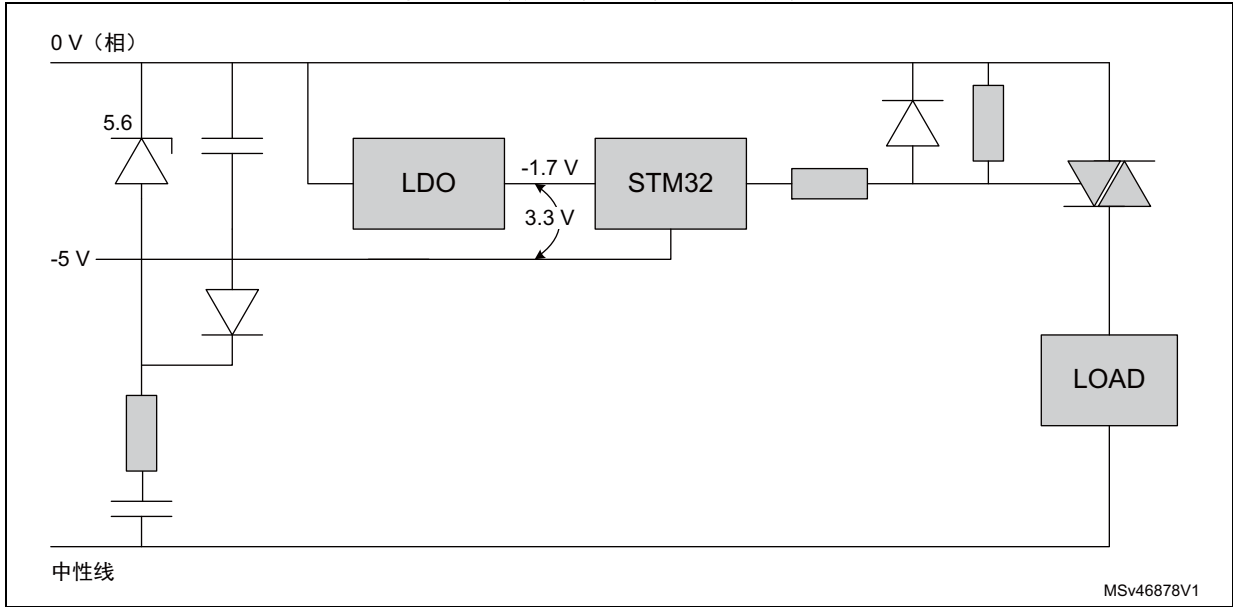


对于GPIO并行驱动器选项，必须使用开漏模式，并且必须禁用内部上拉。由于接地电流与MCU消耗相比要大很多，因此需要谨慎设计接地布局。

#### 4.3.2 三端双向可控硅驱动器

图7中显示了-5V电源系统的三端双向可控硅驱动器示例。

图7. 三端双向可控硅驱动器连接示例

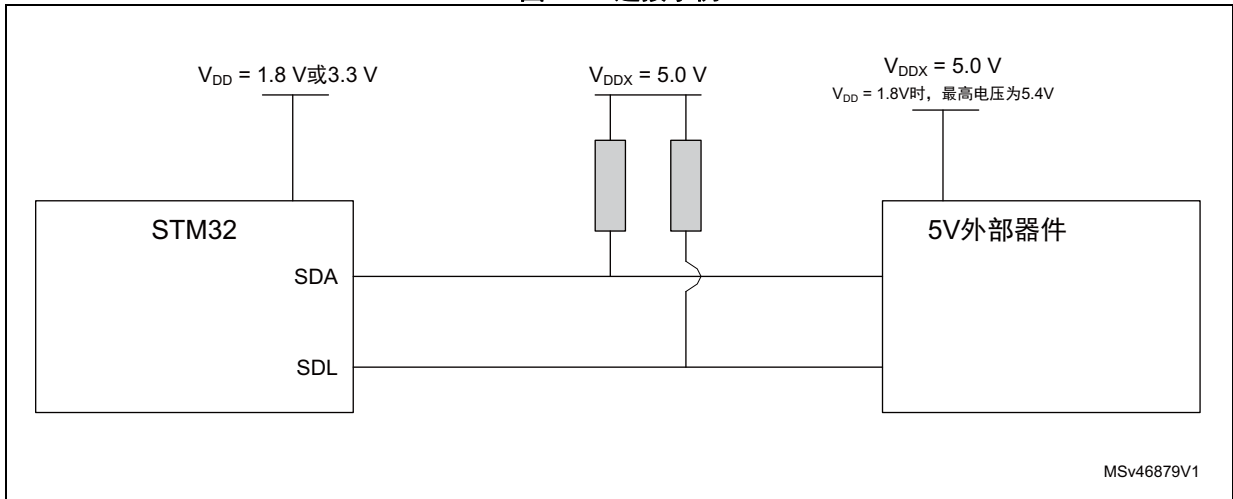


在此设置中，STM32电流取决于输出电压电平。STM32 GPIO必须被设置为开漏模式。如果I/O驱动电流不足，可以并联使用耦合的GPIO。

### 4.3.3 I<sup>2</sup>C应用程序

由1.8 V或3.3 V供电的STM32器件可以直接与5 V I<sup>2</sup>C总线通信，如 图 8所示。

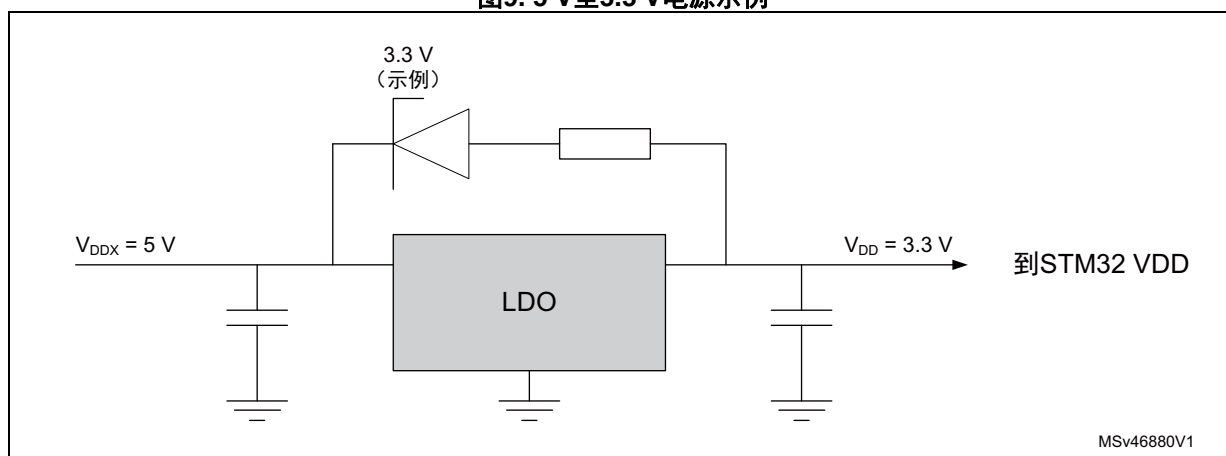
图8. I<sup>2</sup>C连接示例



如果出现 $V_{DD} = 0\text{ V}$ 而 $V_{DDX} = 5\text{ V}$ （甚至瞬态），建议在VDD和VDDX之间放置一个齐纳二极管（例如3.3 V）。

图 9显示的示例中， $V_{DD}$ 是由 $V_{DDX}$ 供电的LDO输出。

图9. 5 V至3.3 V电源示例

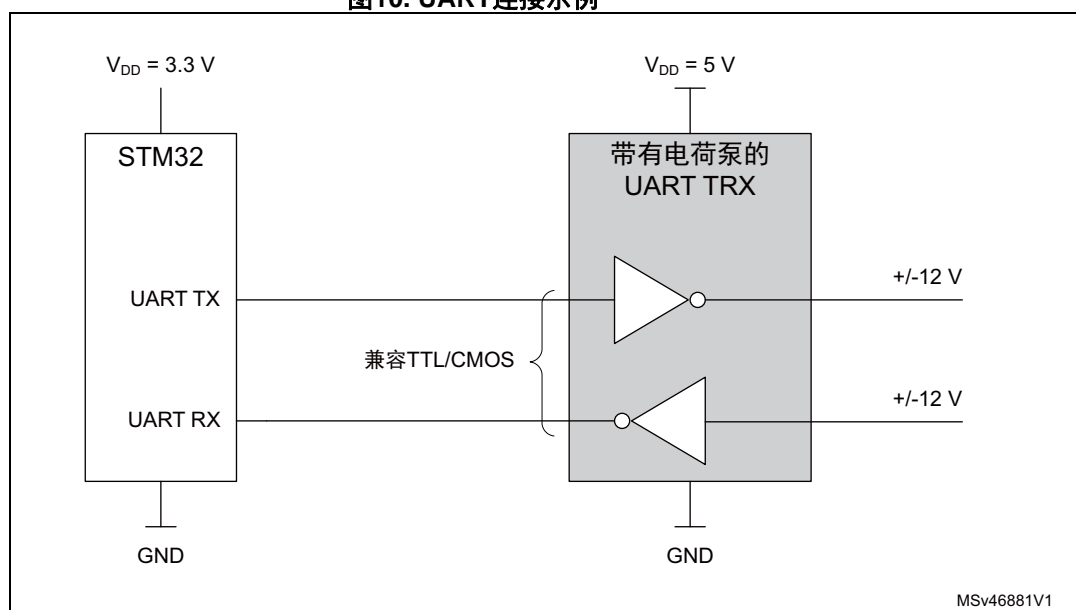


MSv46880V1

### 4.3.4 UART应用程序

如果要与之通信的UART收发器由TTL兼容的5 V电源供电，STM32器件可以直接通信，如图 10所示。

图10. UART连接示例



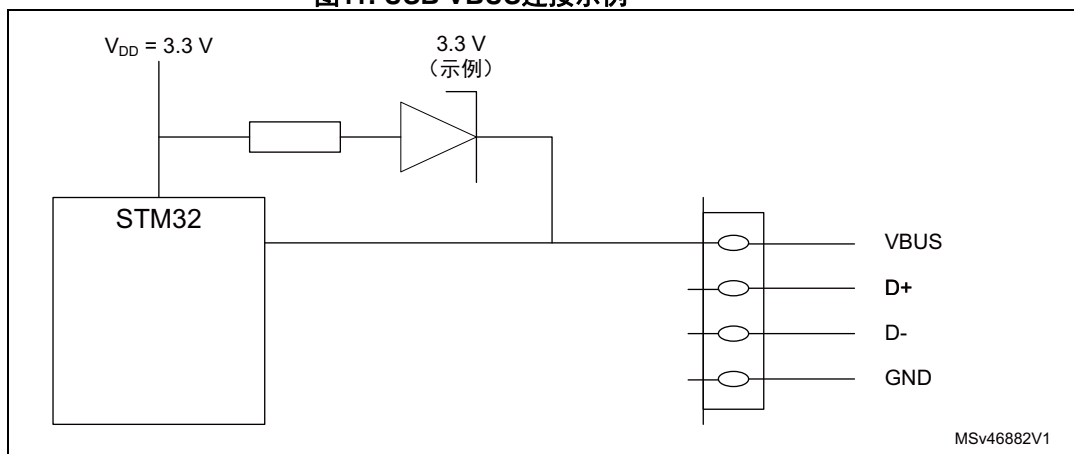
MSv46881V1

如果5 V UART接口输入兼容TTL，则 $V_{OL} < 0.8 V$ 且 $V_{OH} > 2.0 V$ 。这意味着3.3 V CMOS输出可以无故障驱动。当 $V_{DD} = 3.3 V$ 时，STM32 Ft焊盘可以接受0 V至5 V CMOS电平输入。

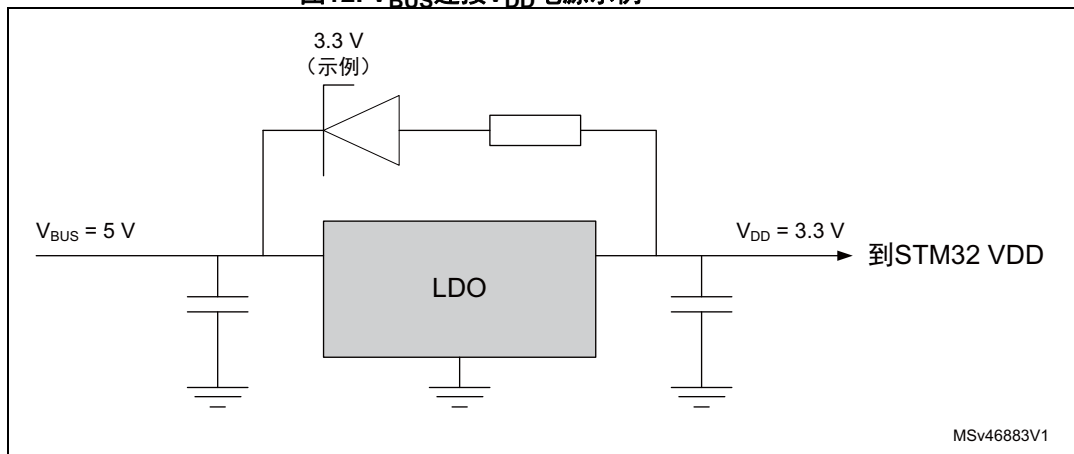
### 4.3.5 USB VBUS示例

STM32器件的VBUS焊盘具有五伏容限，但是，它需要符合 $V_{DD}$ 最大额定值。如果STM32由独立电源供电，只要不提供STM32，就不允许连接VBUS。另一种解决方案是放置一个齐纳二极管（例如 3.3 V）在VBUS和 $V_{DD}$ 之间，如图 11所示。

图11. USB VBUS连接示例



如果STM32电源由VBUS提供的LDO供电，建议使用齐纳二极管（例如，3.3 V），如图12所示。

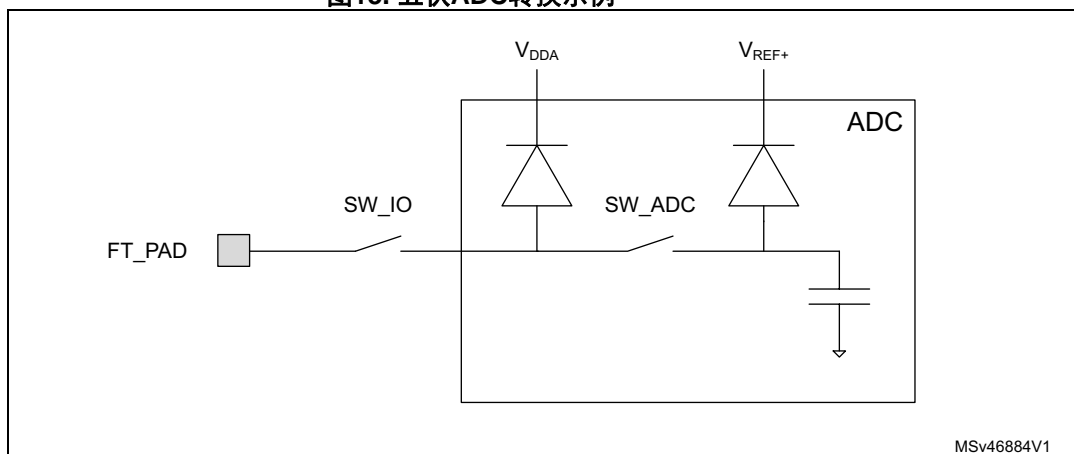
图12. V<sub>BUS</sub>连接V<sub>DD</sub>电源示例

#### 4.3.6 五伏ADC转换的I/O使用情况

STM32器件具有连接到ADC输入的FT焊盘。当ADC未连接时（I/O中的模拟开关未闭合），I/O可以接受V<sub>DD</sub> + 3.6 V。在这种情况下，可以向FT焊盘施加5 V电压。

但是，一旦I/O输入连接到ADC，并且在采样阶段，连接到V<sub>DDA</sub>和/或VREF+的寄生二极管就会正向偏压，如图13所示。

图13. 五伏ADC转换示例

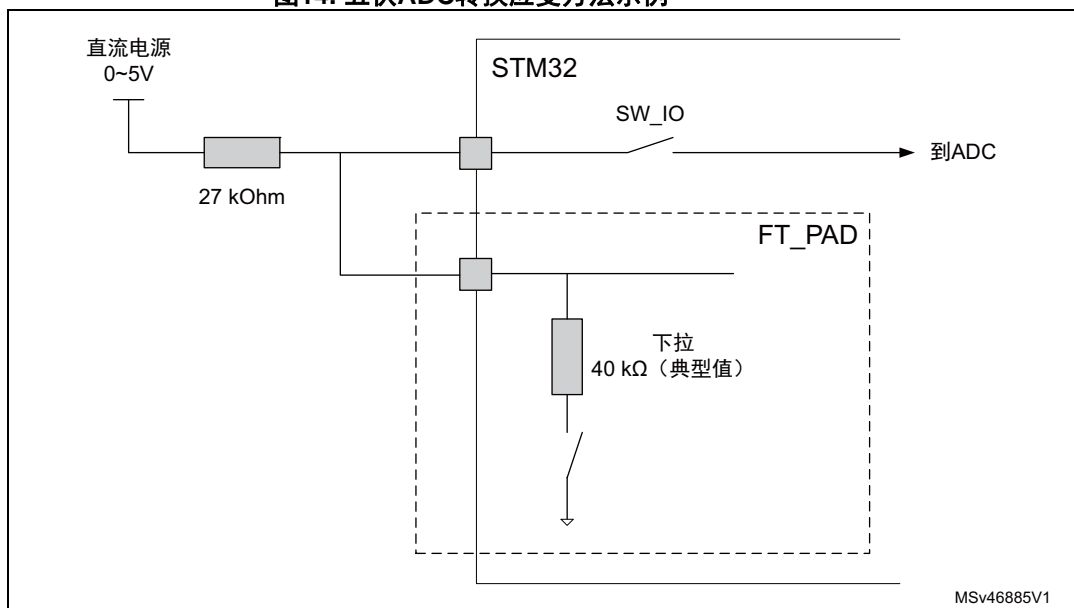


建议使用外部钳位（例如一系列电阻和肖特基二极管连接到VREF+）来钳制输入电压。寄生二极管不具备可靠性特征。STMicroelectronics不保证这些二极管可以接受的电流水平。

**解决方案**

如果STM32器件上有未使用的FT焊盘，请将其连接到具有并行配置的ADC输入焊盘，如图14所示。

图14. 五伏ADC转换应变方法示例



1. ADC可实现其他FT\_PAD下拉功能进行转换。
2. 如果第一次ADC转换结果小于2 V（这表示直流电源在ADC输入范围内），则ADC会在下拉电阻禁用的情况下重新进行转换。

上述方法避免了寄生二极管的正向偏压。

## 5 GPIO硬件指南

本章总结了使用STM32 GPIO开发应用程序时要检查的部分最重要的规则。

### 5.1 避免悬空未使用的引脚

不要将未使用的引脚悬空。将其接地或连接到PCB上供电，或者使用PU/PD。当输入缓冲器随机切换时，非连接输入引脚上的噪声会消耗额外的功耗。

如果应用对ESD敏感，可将引脚接地，或将引脚定义为PP输出后将其驱动为低电平。

### 5.2 交叉电压域泄漏

在具有多种不同电压（例如3.3 V和1.8 V，或5 V和3.3 V）的应用中，检查所有带有PU的GPIO没有暴露于超过 $V_{DD}$ 的输入电压。当连接可选外部电路（调试器探针和系统或其他）时，这一点尤其有效。

图15. 多电压泄漏示例

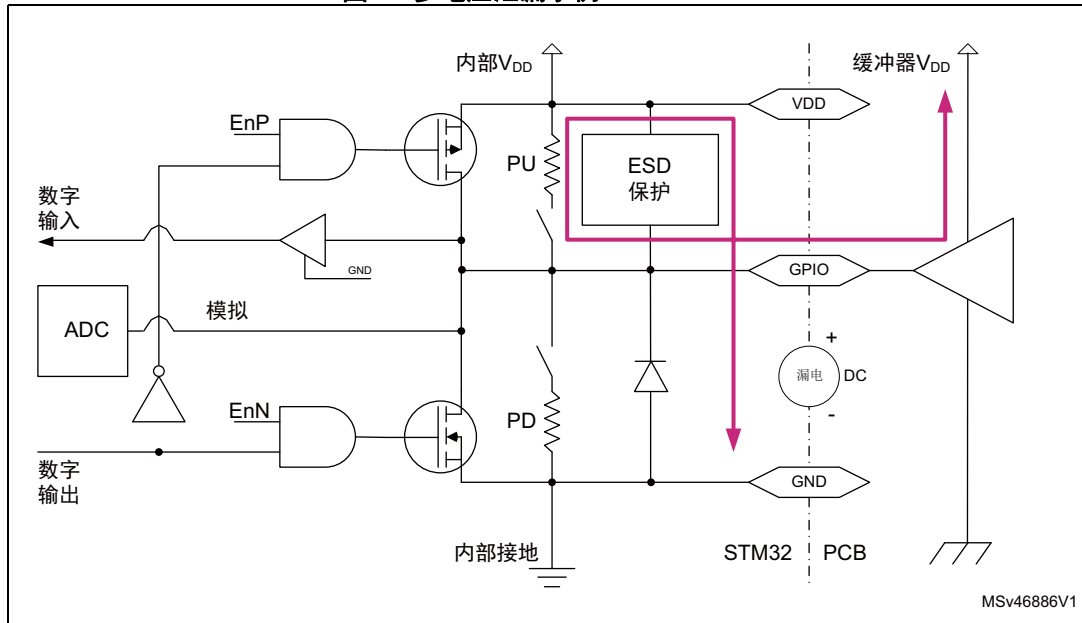


图 15提供的示例表示，当STM32和驱动缓冲器没有提供相同的 $V_{DD}$ 电源时内部上拉电阻引起的漏电流。粉红色箭头标记漏电流路径。

### 5.3 没有V<sub>DD</sub>供电时的电压保护

仅在提供STM32时才能保证电压保护（例如输入的五伏容差）。

只有在V<sub>DD</sub>高于操作所需的最低电压时，才能实现五伏容差。

如果V<sub>DD</sub>不存在，例如接地，则最大电压不得超过3.6 V（确切限值在STM32数据表中提供）。

**警告：** 如果外部电压超过最大电压值，可能会损坏STM32器件。

图16. 不提供V<sub>DD</sub>时的电压保护

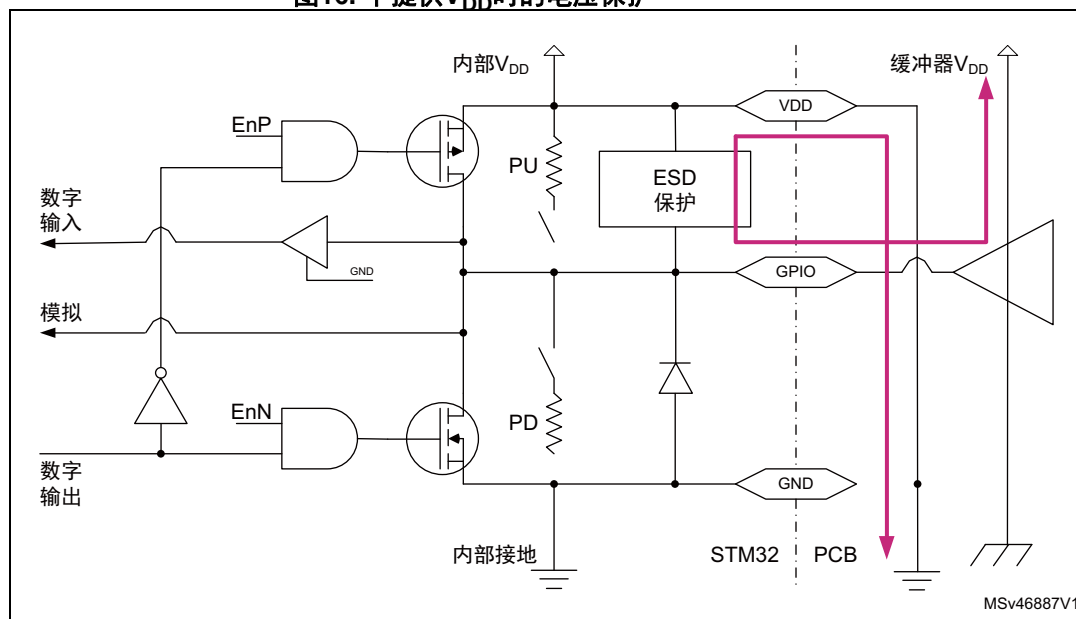


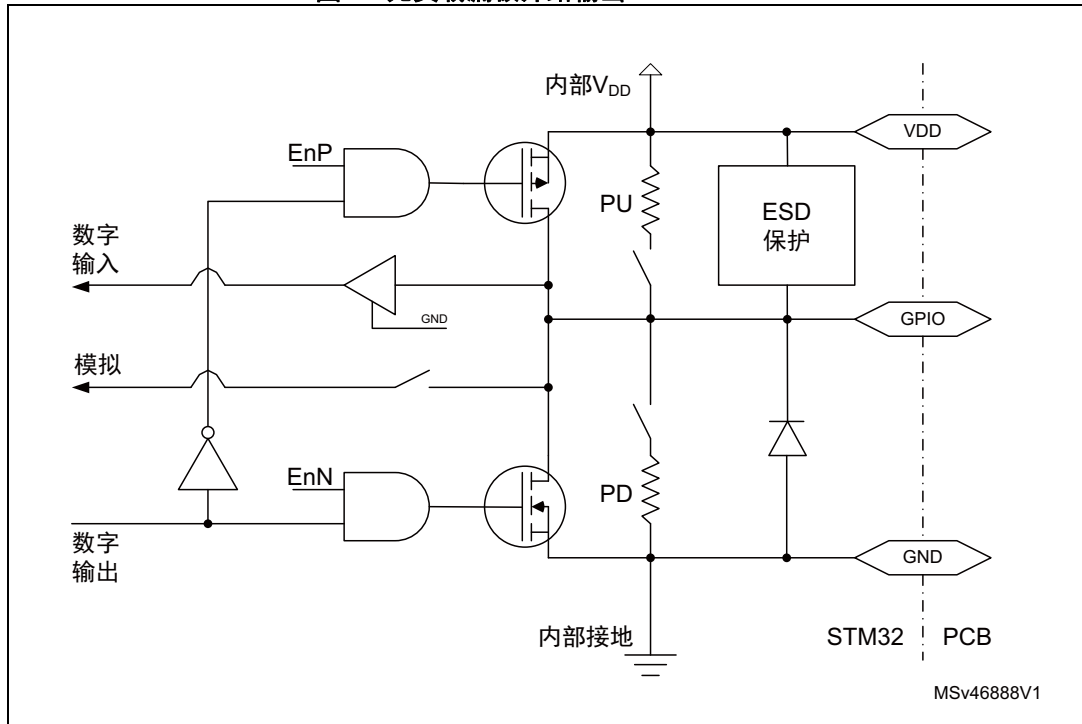
图 16提供的示例表示没有V<sub>DD</sub>时供应引起的漏电流。粉红色箭头标记漏电流路径。



## 5.4 无负载漏极开路输出

当GPIO配置为漏极开路输出且没有外部上拉负载或内部上拉时，必须将其强制为低电平驱动，以避免悬空输入。此配置如图 17所示。

图17. 无负载漏极开路输出



## 5.5 使用MCO时钟输出

时钟信号可能是高电流消耗的主要因素。必须特别注意与MCU相关的所有输入和输出时钟或电路板上的其他组件。设计人员必须考虑使用MCU时钟通过输出引脚（例如MCO<sup>(a)</sup>）为电路板上的其他组件提供时钟时，由于I/O开关频率而增加了电流消耗。

因此，硬件设计人员可以选择通过PCB布线将MCO<sup>(a)</sup>引脚连接到其他时钟输入组件，或根据电路板上的全部时钟要求（时钟输入数量和时钟频率）使用外部振荡器。

a. MCO：微控制器时钟输出复用功能

## 5.6 调试引脚默认具有PU或PD

默认情况下，某些引脚被编程为具有PU或PD的输入（请参阅STM32数据表中的相关GPIO）。如果这些引脚用于其他目的，则必须避免在PU时强制为0或在PD时强制为1，因为这会导致额外消耗。

## 5.7 NRST引脚不能用作使能

NRST引脚不能用作使能引脚，以便实现最低功耗。永久接地可使设备保持在启动阶段。如果可能，最好释放NRST引脚并进入一种低功耗模式（待机或关机）。

*注：NRST引脚已经集成了一个弱PU（约40 kOhm）。*

## 5.8 VBAT GPIO的电流强度有限

VBATGPIO引脚允许从外部电压源（电池或电容）为STM32备用域供电。当STM32微控制器处于 $V_{BAT}$ 模式下，大多数GPIO都会关闭。当 $V_{DD}$ 不存在时，只有属于备份域的GPIO才能通过 $V_{BAT}$ 供电。备份GPIO通过集成交换机提供，该交换机的驱动强度有限（不能超过3 mA）。这些I/O不得用于驱动高电流，并且它们的速度也是有限的，即使 $V_{DD}$ 有效。

过度驱动此功能可能会导致未指定的电平，从而可能在系统中产生额外的功耗。

## 5.9 BOOT0 引脚

永久应用 $V_{DD}$ 电压到BOOT0时会产生额外的电量消耗。

## 6 实现功耗优化的GPIO软件指南

### 6.1 将未使用的GPIO输入配置为模拟输入

GPIO始终有一个输入通道，可以是数字或模拟通道。

如果不需要读取GPIO数据，则优先配置为模拟输入。这节省了输入施密特触发器的消耗。

### 6.2 调节GPIO速度

上升时间，下降时间和最大频率可使用GPIOx\_OSPEEDR配置寄存器进行配置。这种调整对EMI（电磁干扰）和SSO（同时开关输出）有影响，因为开关电流峰值较高。因此必须平衡GPIO性能与噪声。每个GPIO信号的上升时间和下降时间必须适应与相关信号频率和电路板容性负载兼容的最小值。

为了帮助用户控制其应用中的信号完整性，可以使用所选STM32 GPIO引脚的IBIS模型，该模型可从STMicroelectronics网站下载，网址：[www.st.com](http://www.st.com)。

### 6.3 不使用时禁用GPIO寄存器时钟

如果某个GPIO组不需要长时间使用，请使用HAL\_RCC\_GPIOx\_CLK\_DISABLE()函数禁用其时钟。

### 6.4 进入低功耗模式时配置GPIO

进入低功耗模式时，所有引脚信号必须连接到V<sub>DD</sub>或接地。

如果GPIO连接到外部接收器（外部元件输入），则必须使用PP或PU/PD强制GPIO信号值。

当GPIO连接到驱动器（外部元件输出或总线）时，驱动器必须提供有效电平（V<sub>DD</sub>或接地）。如果未定义驱动器电平，则必须使用PU/PD强制GPIO上的信号。

出于实际原因，当GPIO是运行模式下的输入（模拟或数字）时，在低功耗模式下使用输入PU/PD可能更容易；当GPIO是运行模式下的输出时，则使用输出PP。这可以避免在进入或退出停止模式时管理更改。

### 6.5 退出关机模式 (仅限STM32L4系列和STM32L4+系列)

退出关机模式时，GPIO会在上电复位时重新配置为默认值。在将它们重新编程为正确值之前，这会需要额外的系统消耗。如果这是应用程序的问题，则必须使用待机模式替代关机模式。

# 7 GPIO选型指南和配置

图 18和图 19中的流程图为用户提供快速帮助，以选择适合其应用的GPIO模式和配置。

图18. GPIO配置流程图（第1页，共2页）

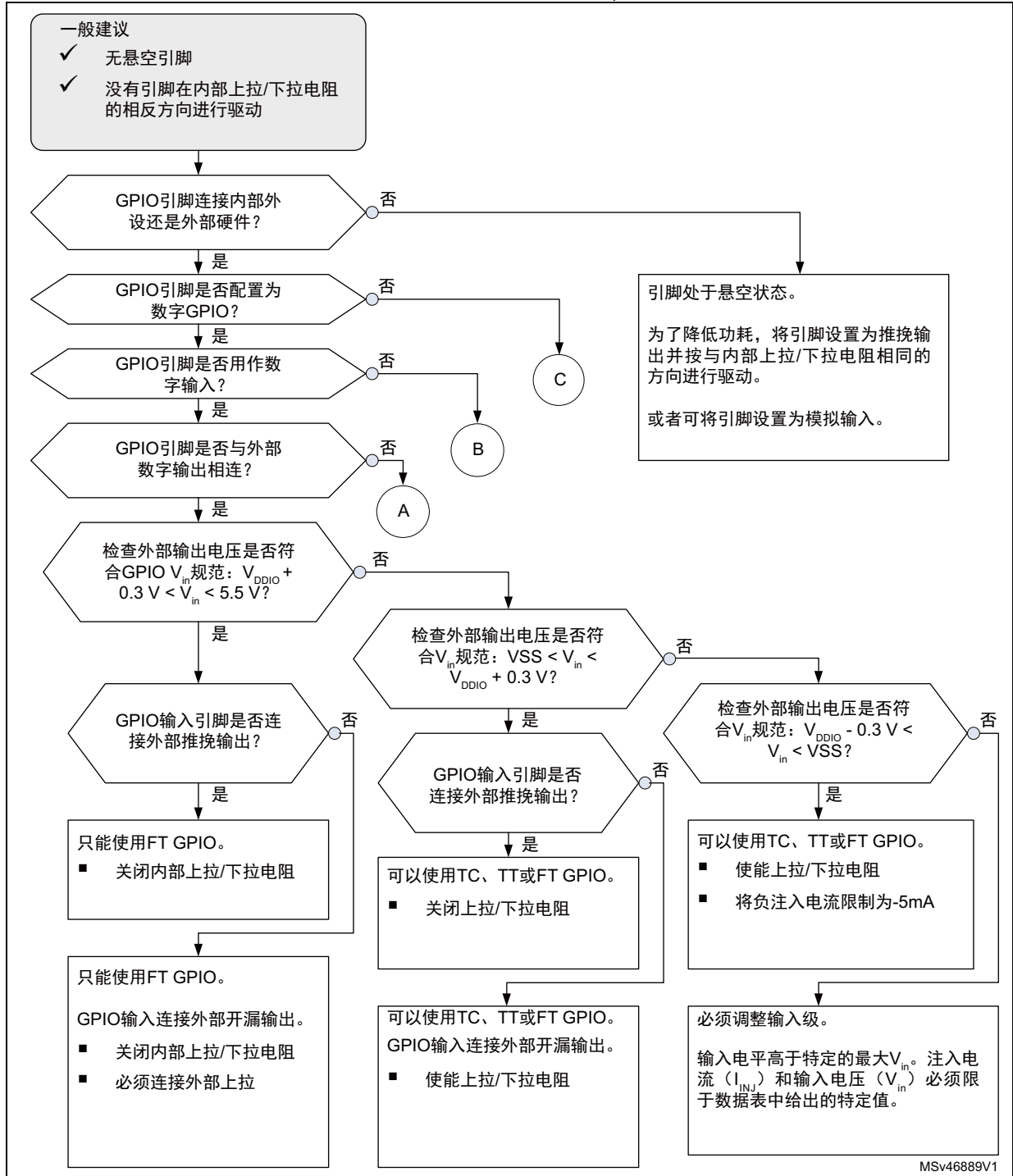
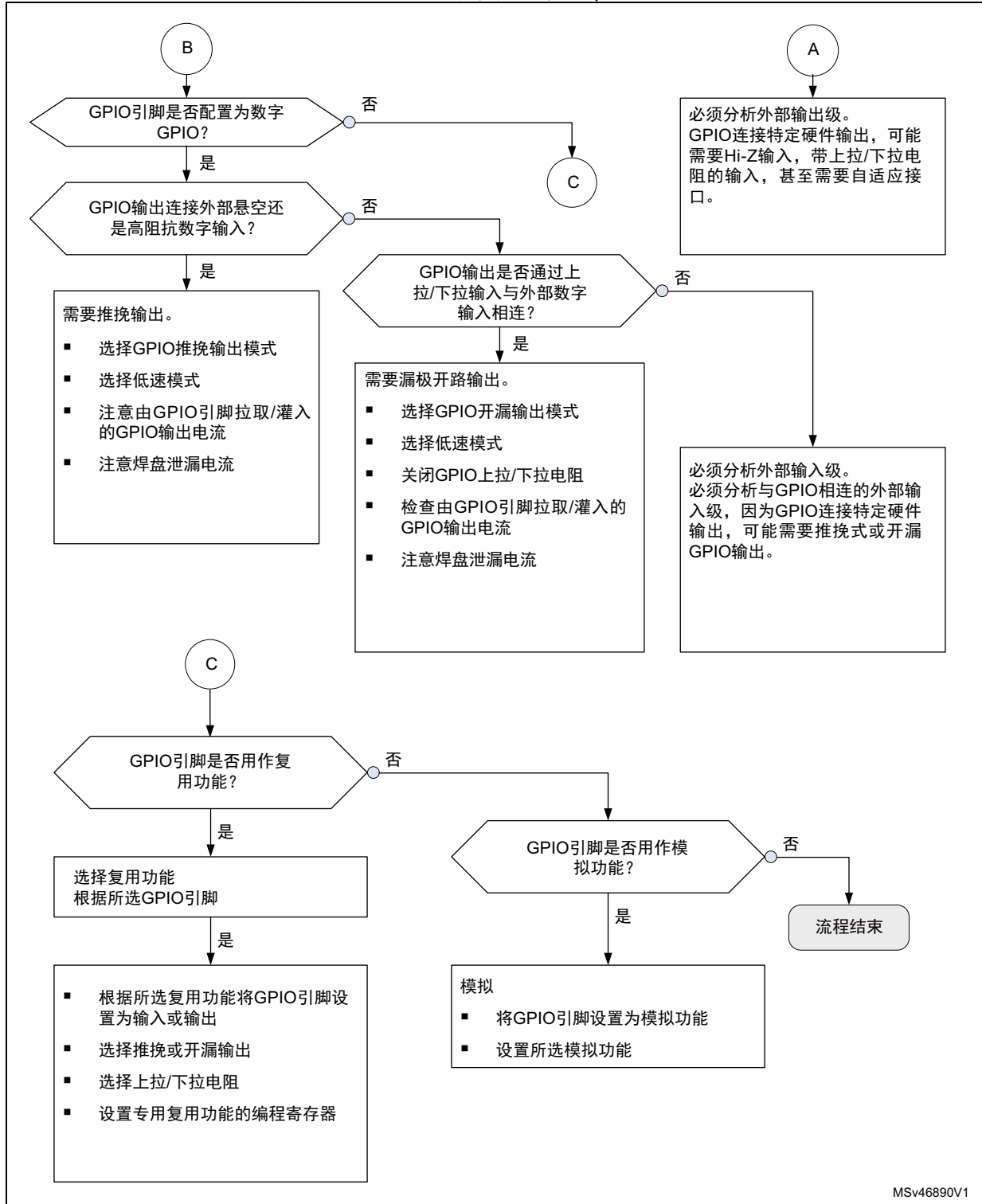


图19. GPIO配置流程图（第2页，共2页）



MSv46890V1

## 8 版本历史

表2. 文档版本历史

日期	版本	变更
2017年9月21日	1	初始版本。

表3. 中文文档版本历史

日期	版本	变更
2018年11月21日	1	中文初始版本。

**重要通知 - 请仔细阅读**

意法半导体公司及其子公司 (“ST”) 保留随时对 ST 产品和 / 或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于 ST 产品的最新信息。ST 产品的销售依照订单确认时的相关 ST 销售条款。

买方自行负责对 ST 产品的选择和使用，ST 概不承担与应用协助或买方产品设计相关的任何责任。

ST 不对任何知识产权进行任何明示或默示的授权或许可。

转售的 ST 产品如有不同于此处提供的信息的规定，将导致 ST 针对该产品授予的任何保证失效。

ST 和 ST 徽标是 ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。本文档的中文版本为英文版本的翻译件，仅供参考之用；若中文版本与英文版本有任何冲突或不一致，则以英文版本为准。

© 2018 STMicroelectronics - 保留所有权利