

从 STM32F429/439 系列到 STM32F446 系列的应用移植

前言

由于使用 STM32 的应用越来越多，在同一系列产品中，在不同的微控制器间方便的进行项目移植是很重要的。

在某些情况下需要将应用移植到不同的处理器上，比如当产品要求增加，需要更大容量的存储器，或者要求增加 I/O 的数量。另外一方面，成本降低目标可能会要求转向更便宜的元件和更小的 PCB 面积。

本应用笔记可以帮助用户分解所需的移植步骤，从现有的基于 STM32F429xx 和 STM32F439xx 产品向 STM32F446xx 器件移植。它汇集了所有最重要的信息，并且列出了需要处理的关键项。

本文档中的比较是在 STM32F429/439 和 STM32F446 系列的“完整功能”微控制器上进行的，用户必须考虑到一些产品可能功能较少（取决于实际的型号）。

在某些情况下，同一系列的两个器件之间的移植要求硬件和 / 或软件改变：本文档中讲述了所需的改变。

为了更好的从本应用笔记信息获益，用户应该熟悉 STM32 微控制器系列。

本应用文档必须同 STM32F429xx/STM32F439xx 和 STM32F446xx 的参考手册（分别是 RM0090 和 RM0390）一起阅读，数据手册可以在 www.st.com 上获取。

表 1. 适用产品

产品类型	产品线
微控制器	STM32F429/439 STM32F446

目录

1	硬件移植指南	5
1.1	布板建议	5
2	外设移植指南	7
2.1	STM32 产品交叉兼容性	7
2.2	存储器映射	8
2.3	Flash 存储器	9
2.4	可变存储控制器 (FMC)	10
2.5	中断	11
2.6	RCC	12
2.7	RTC	14
2.8	PWR	15
2.9	U(S)ART	16
2.10	I2C	16
2.11	音频接口	17
2.12	CRC	17
2.13	USB OTG	18
2.14	数字摄像头接口 (DCMI)	19
2.15	安全数字输入 / 输出接口 (SDIO)	20
2.16	ADC/DAC	20
3	结论	21
4	修订历史	22

表格索引

表 1.	适用产品	1
表 2.	引脚排列比较（LQFP 封装）	5
表 3.	外设兼容性分析	7
表 4.	外设总线映射对比	9
表 5.	Flash 存储器比较	9
表 6.	FMC 比较	10
表 7.	中断向量对比	11
表 8.	复位和时钟控制器比较	12
表 9.	RTC 比较	14
表 10.	PWR 比较	15
表 11.	用于 STM32F446xx 产品的 PWR_CR 寄存器	16
表 12.	用于 STM32F446xx 产品的 PWR_CSR 寄存器	16
表 13.	USART 比较	16
表 14.	音频接口比较	17
表 15.	用于 STM32F446xx 产品的 SPI_I2SCFGR 寄存器	17
表 16.	用于 STM32F429xx/439xx 和 STM32F446xx 的 CRC 特性	17
表 17.	USB 比较	18
表 18.	DCMI 比较	19
表 19.	STM32F446xx 产品的 DCMI_CR 寄存器	19
表 20.	SDIO 比较	20
表 21.	用于 STM32F446xx 产品的 SDIO_STA 寄存器	20
表 22.	用于 STM32F446xx 产品的 SDIO_ICR 寄存器	20
表 23.	用于 STM32F446xx 产品的 SDIO_CMD 寄存器	20
表 24.	文档修订历史	22
表 25.	中文文档修订历史	22

图片索引

图 1.	LQFP100 封装的兼容布板设计	6
图 2.	LQFP144 封装的兼容布板设计	6

1 硬件移植指南

除了 LQFP100 和 LQFP144 封装，STM32F446xx 器件与 STM32F429xx/439xx 器件完全引脚兼容，使得用户可在开发期间尝试不同的外设和达到更高的性能（更高的频率），从而获取更大的自由度。

从 STM32F429/439 系列到 STM32F446 系列的转换之所以简单，是因为只有几个引脚受到影晌，正如 [表 2](#) 总结的那样。

表 2. 引脚排列比较（LQFP 封装）

STM32F429xx/439xx			STM32F446xx		
QFP100	QFP144	引脚数	QFP100	QFP144	引脚数
48	-	PB11	48	-	VCAP1
49	-	VCAP1	49	-	VSS
-	70 ⁽¹⁾	PB11 (OTG_HS_ULPI_D4)	-	70 ⁽¹⁾	PB11
-	48 ⁽¹⁾	PB2	-	48 ⁽¹⁾	PB2 (OTG_HS_ULPI_D4)
-	95	VDD	-	95	VDDUSB

- 对于 LQFP144 封装，只有当一个外部 ULPI PHY 用于 USB HS 模式中时，才需要对 PCB 进行强制改变，否则不需要 PCB 更新。

1.1 布板建议

对于 LQFP100 封装，PB11 不再可用，取而代之的是 VCAP1。

对于 LQFP144 封装，只有当一个外部 ULPI PHY 用于 USB HS 模式中时，才需要对 PCB 进行强制改变，否则不需要 PCB 更新。

STM32F446 上使用了一个专用 VDDUSB 电源，它只用于 LQFP144、UFBGA144 和 WLCSP81 封装。

STM32F429 上使用的用于启用电源监视器的 PDR_ON 引脚现在采用静态方式管理。

[图 1](#) 和 [图 2](#) 显示了两个从 STM32F429 移植到 STM32F446 的布板设计。

图 1. LQFP100 封装的兼容布板设计

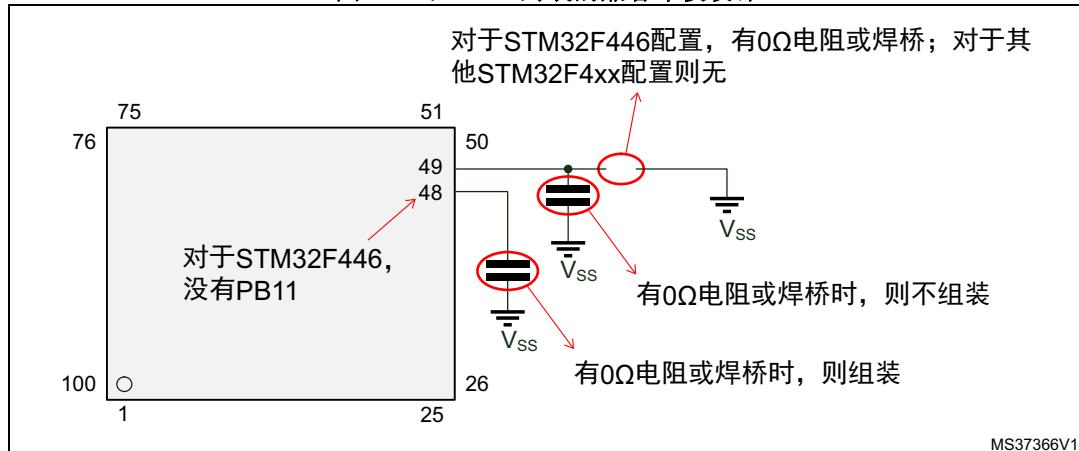
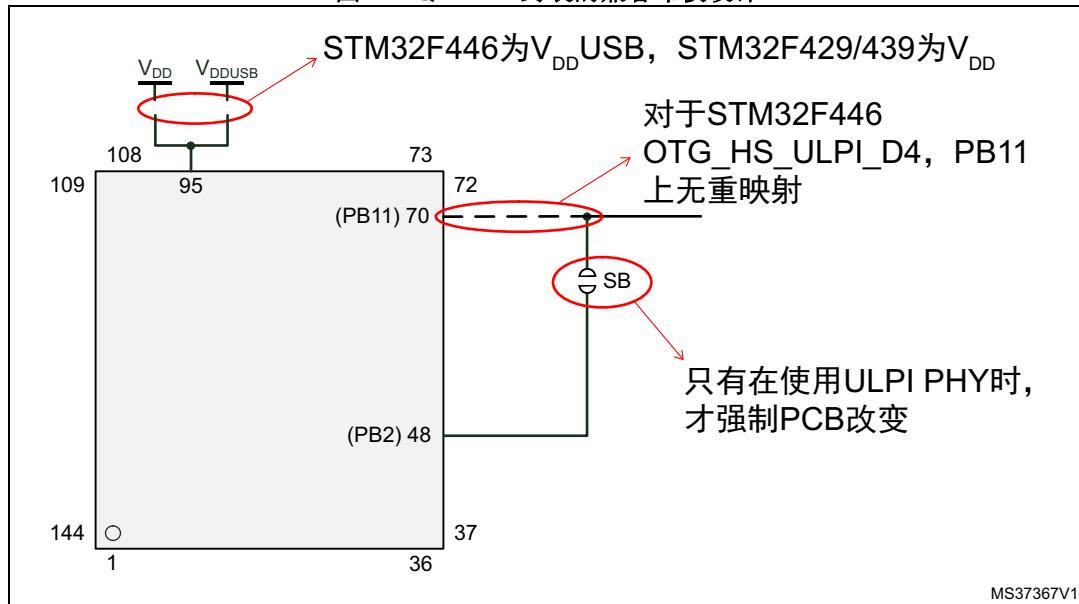


图 2. LQFP144 封装的兼容布板设计



2 外设移植指南

2.1 STM32 产品交叉兼容性

STM32 微控制器集成了一组外设，可以分为三类：

1. 按照定义所有产品都共有的外设。这些外设完全一样，因此它们有相同的结构、寄存器和控制位。经过移植之后，在应用级不需要执行任何固件变化来保持相同的功能。所有的特征和行为保持相同。
2. 对于所有产品所共有但是只存在微小差别的外设（通常为了支持新特性），产品间的移植非常容易，并且不需要大量新的开发工作。
3. 产品之间变化比较大的外设（新架构、新特性 ...）。对于这一类外设，移植将会在应用级要求进行新的开发。

表 3 总结了可用的外设和它们在 STM32F429/439 和 STM32F446 系列之间的兼容性。

表 3. 外设兼容性分析

外设		STM32F429xx/439xx	STM32F446xx	兼容性	
				SW	注释
Flash 存储器 (KB)		2M	512K	-	-
SRAM (KB)	系统	256 (112+16+64+64)	128 (112+16)	-	-
	备份	4	4	-	-
定时器	通用	10	10	-	-
	高级的控制	2	2	-	-
	基本	2	2	-	-
通信接口	SPI / I2S	6 / 2	4 / 3	API 增强用以处理新的 I2S 时钟源	I2S 新的时钟源在 APB2 上
	FMP12C	无	1	-	新外设（新的 IO 支持 FM+）
	USART / UART	4 / 4	4 / 2	-	-
	USB OTG FS	有	有	-	专用的 V _{DDUSB} 更多 STM32F446 上的端点
	USB OTG HS				
	CAN	2	2	-	-
	(SAI)	1	2	API 增强用以处理新的 SAI 时钟源	添加新的时钟源
	SDIO/SDMMC	有	有	-	新的时钟源是 SYSCLK
RNG	SPDIF-RX	无	4 个并行输入	-	新外设
		有	无	-	-
QuadSPI		无	有	-	新外设

表 3. 外设兼容性分析（续）

外设	STM32F429xx/439xx	STM32F446xx	兼容性	
			SW	注释
FMC (存储控制器)	有	有	-	-
以太网	有	无	-	-
HDMI-CEC	无	有	-	-
DCMI	有	有	-	-
WWDG	有	有	-	-
IWDG	有	有	-	-
CRC	有	有	-	-
LCD-TFT	有	无	-	-
DMA	DMA1-DMA2 (每个有 8 个数据流)		-	增强型动态功耗
Chrom-Art- 加速器™ DMA2D	有	无	-	-
加密	有	无	-	-
Hash	有	无	-	-
GPIO	多达 168		多达 114	-
ADC (12 位)	数量	3	3	-
	通道数	16 / 24	16 / 24	-
DAC (12 位)	数量	1	1	-
	通道数	2	2	-
RCC	有	有	-	更高的灵活性， 具有额外的 AHB、USB 和音 频外设的时钟源 用于 PLL 的专用 输入时钟分频器 输入。 新 LSE 模式。

Cube 硬件抽象层 (HAL) 在 STM32F429/F439 和 STM32F446 系列之间兼容。

2.2 存储器映射

STM32F446xx 与 STM32F429xx/439xx 相比，地址映射有微小改变，不同之处如表 4 所示，这里灰色框表示不具有该特性 (NA)。

表 4. 外设总线映射对比

外设	总线	STM32F429xx/439xx 基址	STM32F446xx 基址
QuadSPI 寄存器	AHB3	NA	0xA000 1000
RNG	AHB2	0x5006 0800	NA
HASH		0x5006 0400	NA
CRYP		0x5006 0000	NA
DMA2D	AHB1	0x4002 B000	NA
以太网 MAC		0x40029000	NA
CPIOK		0x4002 2800	NA
GPIOJ		0x4002 2400	NA
GPIOI		0x4002 2000	NA
LCD-TFT	APB2	0x4001 6800	NA
SPI6		0x4001 5400	NA
SPI5		0x4001 5000	NA
SAI2		NA	0x4001 5C00
UART8	APB1	0x4000 7C00	NA
UART7		0x4000 7800	NA
HDMI-CEC		NA	0x4000 6C00
I2S3ext		0x4000 4000	NA
SPDIFRX		NA	0x4000 4000
I2S2ext		0x4000 3400	NA

2.3 Flash 存储器

表 5 中显示了 STM32F446 产品和那些 STM32F429/439 产品的 Flash 接口不同之处（灰色框表示不具有该特性）。更多关于 STM32F446xx 的编程、擦除和保护信息，请参考 RM0390 的参考手册。

表 5. Flash 存储器比较

Flash	STM32F429xx/439xx	STM32F446xx
主要的 / 程序存储器	0x0800 0000 - (直到) 0x081FFFF	0x0800 0000 - 直到 0x0807 FFFF
	最高 2 MB (分为 2 个存储区域) 4 个 16 KB 扇区 1 个 64 KB 扇区 6 个 128 KB 扇区	最高 512 KB 4 个 16 KB 扇区 1 个 64 KB 扇区 3 个 128 KB 扇区
特性	同时读写 (RWW) 双存储区自举	NA

表 5. Flash 存储器比较（续）

Flash	STM32F429xx/439xx	STM32F446xx
等待周期 (WS)	多达 8 个（取决于电源电压和频率）	
一次可编程 (OTP) 存储	512 字节	
选项字节	0x1FFF C000 - 0x1FFF C00F 0x1FFE C000 - 0x1FFE C00F	0x1FFF C000 - 0x1FFF C00F
接口	0x4002 3C00	
用户选项字节	nRST_STOP	nRST_STOP
	nRST_STDBY	nRST_STDBY
	WDG_SW	IWDG_SW
	BOR_LEV[1:0]	BOR_LEV[2:0]
	BFB2	NA
	SPRMOD	SPRMOD
	DB1M	NA
	nWRP	nWRP

2.4 可变存储控制器 (FMC)

表 6 展示了 STM32F429/439 和 STM32F446 系列 FMC 特性的区别。

表 6. FMC 比较

FMC	STM32F429xx/439xx	STM32F446xx
外部存储器接口	<ul style="list-style-type: none"> - SRAM - NOR/NAND 存储器 - PSRAM (4 个存储区域) - 两个带有 ECC 硬件的 NAND Flash 存储区域 - 16 位 PC 卡兼容设备 	<ul style="list-style-type: none"> - SRAM - NOR/NAND 存储器 - PSRAM (4 个存储区域) - 一个带有 ECC 硬件的 NAND Flash 存储区域
数据总线宽度	8、16 或者 32 位	8 或者 16 位

表 6. FMC 比较 (续)

FMC	STM32F429xx/439xx	STM32F446xx
FMC 存储区域映射	存储区域 1 4x64MB	NOR/PSRAM/SRAM
	存储区域 2 4x64MB	NAND Flash
	存储区域 3 4x64MB	NAND Flash
	存储区域 4 4x64MB	PC 卡
	SDRAM Bank1 4x64MB	SDRAM
	SDRAM 存储区域 2 4x64MB	
存储器映射交换 (SWP_FMC=01b)	0xD000 0000 至 0xFFFF FFFF	PC 卡 256 MB
	0xC000 0000 至 0xCFFF FFFF	NAND 存储区域 2 256 MB
	0xA000 0000 至 0xAF00 FFFF	寄存器
	0x9000 0000 至 0x9FFF FFFF	SDRAM 存储区域 2 256 MB
	0x8000 0000 至 0x8FFF FFFF	SDRAM 存储区域 1 256 MB
	0x7000 0000 至 0x7FFF FFFF	NAND 存储区域 1 256 MB
	0x6000 0000 至 0x6FFF FFFF	NOR/RAM 256 MB

2.5 中断

表 7 STM32F429/439 和 STM32F446 系列中的中断向量对比 灰色框再次表示不具有该特性

表 7. 中断向量对比

位置	STM32F429xx/439xx	STM32F446xx
61	ETH	NA
62	ETH_WKUP	NA
79	CRYP	NA
80	HASH_RNG	NA
82	UART7	NA

表 7. 中断向量对比（续）

位置	STM32F429xx/439xx	STM32F446xx
83	UART8	NA
85	SPI5	NA
86	SPI6	NA
88	LCD-TFT	NA
89	LCD-TFT	NA
90	DMA2D	NA
91	NA	SAI2
92	NA	QUADSPI
93	NA	HDMI-CEC
94	NA	SPDIF-RX
95	NA	FMP2C1
96	NA	FMPI2C1 错误

2.6 RCC

表 8 显示了 STM32F446 和 STM32F429/439 系列中的复位和时钟控制器的主要区别，灰色框表示不具有该特性

表 8. 复位和时钟控制器比较

RCC	STM32F429xx/439xx	STM32F446xx
AHB	180 MHz	180 MHz
APB2	84 MHz	84 MHz
APB1	42 MHz	42 MHz
PLL	- 用于所有 PLL 的一个时钟输入分频器 (M 分频系数)	- 对于每个 PLL 的新的专用时钟输入分频器 - 每个 PLL 的一个输入时钟分频器，需要在启动 PLL 时重新配置。
系统时钟 (SYSCLK)	HSI/HSE	HSI/HSE
	PLL_P	PLL_P
	PLL_R	PLL_R
LSE 模式	- 有一个 LSE 模式：低功耗。	- STM32446 中有新的 LSE 模式：低功耗和高驱动。 - 用户可以通过配置 RCC_BDCR[LSEMOD] 位选择 LSE 模式
外设时钟源		

表 8. 复位和时钟控制器比较 (续)

RCC		STM32F429xx/439xx	STM32F446xx	
USB OTG FS / SDIO (PLL48CLK)		来自自主 PLL 的 48 MHz (PLLQ 时钟输出)	来自自主 PLL 的 48 MHz (PLLQ 时钟输出)	
		-	来自 PLLSAI 的 48 MHz (PLLSAIP 时钟输出)	
SDIO		PLL48CLK	PLL48CLK	
			系统时钟 (SYSCLK)	
FMP I2C		NA	系统时钟 (SYSCLK)	
			HSI 时钟	
			APB1 时钟 (PCLK1)	
I2S	用于 APB1 上 I2S 的时钟源	PLL_I2SCLK	PLL_I2SCLK	
			I2S_CKIN	
		I2S_CKIN	HSE/HSI	
			主 PLL (PLLQ 输出时钟)	
	用于 APB2 上 I2S 的时钟源	PLL_I2SCLK	PLL_I2SCLK	
			I2S_CKIN	
		NA	HSE/HSI	
			主 PLL (PLLQ 输出时钟)	
SAI1		PLL_I2SQ ⁽¹⁾	PLL_I2SQ ⁽²⁾	
		PLLSAIQ ⁽¹⁾	PLLSAIQ ⁽²⁾	
		I2S_CKIN ⁽¹⁾	I2S_CKIN ⁽²⁾	
		NA	主 PLL (PLLR 时钟) ⁽²⁾	
SAI2		NA	PLL_I2SQ ⁽²⁾	
			PLLSAIQ ⁽²⁾	
			I2S_CKIN ⁽²⁾	
			主 PLL (PLLR 时钟) ⁽²⁾	
SPDIF-RX		NA	主 PLL (PLLQ 输出时钟)	
HDMI-CEC		NA	LSE 时钟	
			HSI 时钟 488 分频	

1. 每个 SAI 子模块的可配置时钟
2. 每个 SAI 模块的可配置时钟

2.7 RTC

STM32F446 和 STM32F429/439 系列在 RTC 上具有同样的特性，如表 9 所示。

表 9. RTC 比较

RTC	STM32F429xx/439xx	STM32F446xx
BCD 中的日历	有	有
日历亚秒访问	有	有
实时日历同步	有	有
日历上的闹钟	2 个具有亚秒	
日历校准	校准窗: 8s / 16s / 32s 校准步骤: 3.81ppm / 1.91ppm / 0.95 ppm 范围 [-480ppm +480ppm]	
电源同步	有	有
周期性唤醒	有	有
时间戳	有 秒、分、小时、日、亚秒	
RTC 复用功能引脚	RTC_AF0 → PC13	
	RTC_AF1 → PI8	RTC_AF1 → PA0
RTC 在 Vbat	有	有

2.8 PWR

STM32F446 系列和 STM32F429/439 相比，它们的 PWR 控制器存在一些区别，正如表 10 中突出显示的那样，这里灰色框表示不具有该特性。

表 10. PWR 比较

PWR	STM32F429xx/439xx	STM32F446xx
电源	NA	独立的 USB 收发器电源 (V_{DDUSB})。 V_{DDUSB} 为 USB DP/DM 引脚供电。 当使用内部 USB PHY 时， V_{DDUSB} 的范围是从 3.0 到 3.6 V，并且是完全独立于 V_{DD} 或者 V_{DDA} 。 当未使用内部的 SB PHY 时， V_{DDUSB} 可以与 V_{DD} 连接。
电源控制寄存器	PWR_CR ⁽¹⁾	NA 添加的位： – PWR_CR[FMSSR]：当系统处于运行模式时，用于停止 Flash 接口 – PWR_CR[FMSSR]：当系统处于运行模式时，用于强制 Flash 进入停止或者深掉电模式
	PWR_CSR ⁽²⁾	只有一个唤醒引脚可用 添加 / 修改的位： – PWR_CSR [EWUP1] 和 PWR_CSR [EWUP2]：唤醒引脚 1 和唤醒引脚 2 的启用 / 停用位。

1. 请参见表 11

2. 请参见表 12

表 11 和 **表 12** 分别显示了 PWR_CR 和 PWR_CSR 寄存器中添加的位：新的特性突出用红色显示，而蓝色表示有规格变化或者增强的相同的特性。保留位用浅灰色表示。

表 11. 用于 STM32F446xx 产品的 PWR_CR 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	FISSR	FMSSR	UDEN[1:0]	ODSWEN	ODEN	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VOS[1:0]	ADCDC1	Res.	MRUDS	LPUDS	FPDS	DBP	PLS[2:0]	PVDE	CSBF	CWUF	PDDS	LPDS			

表 12. 用于 STM32F446xx 产品的 PWR_CSR 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	UDRDY[1:0]	ODSWRDY	ODRDY	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	VOSRDY	Res.	Res.	Res.	Res.	BRE:	EWUP1	EWUP2	Res.	Res.	Res.	BRR	PVDO	SBF	WUF

2.9 U(S)ART

STM32F446 包含在 STM32F429/439 中使用的相同的 USART 接口，如 **表 13** 所示。

表 13. USART 比较

U(S)ART	STM32F429xx/439xx	STM32F446xx
UART/USART	4 / 4	4 / 2
波特率	高达 4x11.25 Mbit/s	
时钟	单时钟域	
数据	字长：可编程（8 或者 9 位）	
中断	10 个具有标志位的中断源	
特性	LIN 模式 SPI 主设备 IrDA SIR ENDEC 模块 硬流控 (CTS/RTS) 使用 DMA 进行连续通信 多处理器通信 单线半双工通信	

2.10 I2C

与 STM32F429xx/439xx 一样，STM32F446xx 在 I2C 接口（I2C1、I2C2 和 I2C3）上实现了完全相同的特性。

2.11 音频接口

STM32F429/439 和 STM32F446 系列在 SPI 实现了相同的特性，除了 I²S。从表 14 可以清楚看到这一点，灰色框表示不具有该特性。表 15 显示了 SPI_I2SCFGR 寄存器添加的位，这里新的特性突出用红色显示，保留位用浅灰色标注。

表 14. 音频接口比较

音频接口	说明	STM32F429xx/439xx	STM32F446xx
SPI/I ² S	实例	x6 x2 (SPI/I ² S)	x4 x3 (SPI/I ² S)
	特性	– I ² S 全双工 – 支持 SPI TI 模式 – 支持 SPI Motorola 模式	– 3 个 I ² S 半双工 – 支持 SPI TI 模式 – 支持 SPI Motorola 模式 – APB1 和 APB2 上的用于 I ² S 的增强时钟源
	修改	NA	添加位 SPI_I2SCFGR ⁽¹⁾ [ASTREN]: 可以在异步启动模式配置 I ² S 外设。
SAIs	实例	x1 (SAI)	x2 (SAI)
	特性	用于每个 SAI 子模块的时钟源，目的是实现独立音频采样	两个 SAI 之间的内部同步。 用于每个 SAI 模块的时钟源，目的是实现独立音频采样。
SPDIFRx	实例	NA	x1 (SPDIFRx)

1. 请参见表 15

表 15. 用于 STM32F446xx 产品的 SPI_I2SCFGR 寄存器

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	ASTREN	I2SMOD	I2SE	I2SCFG	PCMSYNC	Res.	I2SSTD	CKPOL	DATLEN	CHLEN			

2.12 CRC

与 STM32F429xx/439xx 相似，STM32F446xx 实现了 CRC（循环冗余校验）单元计算，主要特性列举在表 16 中。

表 16. 用于 STM32F429xx/439xx 和 STM32F446xx 的 CRC 特性

CRC	STM32F429xx/439xx 和 STM32F446xx
特性	单输入 / 输出 32 位数据寄存器 对于 32 位数据大小，CRC 计算在 4 个 AHB 时钟周期 (HCLK) 内完成 8 位通用寄存器（可用于临时存储） 使用 CRC-32（以太网）多项式：0x4C11DB7 处理 32 位数据大小

2.13 USB OTG

STM32F446xx 和 STM32F429xx/439xx 具有相似的 USB 外设，正如表 17 所示，这里灰色框表示不具有该特性。

表 17. USB 比较

USB	STM32F429xx/439xx	STM32F446xx
特性	通用串行总线规范第 2.0 版 完全支持 USB On-The-Go (USB OTG) USB 内部连接 / 断开特性，具有一个在 USB D + (USB_DP) 线上的内部上拉电阻	
	NA	当使用 USB 时，独立的 V_{DDUSB} 电源允许使用低的 V_{DD} (低至 1.8 V)。
	FS 模式	
	1 个双向控制端点 3 个 IN 端点 (批量、中断、同步) 3 个 OUT 端点 (批量、中断、同步)	1 个双向控制端点 5 个 IN 端点 (批量、中断、同步) 5 个 OUT 端点 (批量、中断、同步)
	HS 模式	
	6 个双向端点 (包括 EP0) 12 个主机模式通道	
	FS 模式	
	多达 4 个 Tx FIFOs 的管理 (每个 IN 端点 1 个) + 1 Rx FIFO	多达 6 个 Tx FIFOs 的管理 (每个 IN 端点 1 个) + 1 Rx FIFO
	HS 模式	
	共 4KB RAM	
低功耗模式	FS 模式	
	USB 挂起和恢复	USB 挂起和恢复 链路电源管理 (LPM) 支持
	HS 模式	
	不支持 LPM	支持 LPM

2.14 数字摄像头接口 (DCMI)

STM32F429xx/439xx 和 STM32F446xx 产品具有相似的 DCMI 外设，正如表 18 所示，这里灰色框表示不具有该特性。

表 18. DCMI 比较

DCMI	STM32F429xx/439xx	STM32F446xx
并行接口	8-、10-、12- 和 14- 位	
内嵌码同步	有	有
外部行同步和帧同步	有	有
裁剪功能	有	有
支持的数据格式	8/10/12/14 位逐行视频（单色或原始拜尔格式）	
	RGB565 逐行视频	
	YCbCr4:2:2	
	8/10/12/14 位逐行视频（单色或原始拜尔格式）	
	NA	YCbCr – 仅 Y（黑和白）
	NA	半分辨率图像提取
	压缩的 JPEG	
DCMI 控制寄存器 ⁽¹⁾	NA	添加的位： – DCMI_CR [BSM] 和 DCMI_CR [OEBS]: 允许配置字节选择以用于捕获 – DCMI_CR [LSM] 和 DCMI_CR [OELS]: 允许配置行选择以用于捕获

1. 请参见表 19

表 19 显示了 DCMI 寄存器添加的位，这里新的特性突出用红色显示，保留位用浅灰色标注。

表 19. STM32F446xx 产品的 DCMI_CR 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	OEBS	LSM	OEBS	BSM	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	ENABLE	Res.	Res.	EDM	FCRC	VSPOL	HSPOL	PCKPOL	ESS	JPEG	CROP	CM	CAPTURE		

2.15 安全数字输入 / 输出接口 (SDIO)

STM32F429xx 和 STM32F446xx 产品具有非常相似的 SDIO 模块。表 20 列出了主要的区别，这里灰色框表示不具有该特性。

表 20. SDIO 比较

SDIO	STM32F429xx/439xx	STM32F446xx
特性	完全兼容多媒体卡系统规范版本 4.2 完全兼容 SD 存储卡规范版本 2.0 完全兼容 SD I/O 卡规范版本 2.0	
	完全支持 CE-ATA 特性	
	NA	
SDMMC 寄存器 ⁽¹⁾	-	CE-ATA 协议相关特性从规格中移除（更新的 SDIO_STA、SDIO_ICR 和 SDIO_CMD 寄存器）

1. 见表 21、表 22 和表 23。

表 21、表 22 和表 23 显示了 DCMI 寄存器添加的位，这里变化的部分用红色突出显示，保留位用浅灰色标注。

表 21. 用于 STM32F446xx 产品的 SDIO_STA 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	SDIOIT	RXD AVL	TXD AVL	RX FIFOE	TX FIFOE	RX FIFOF	TX FIFOF
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RX FIFO HF	TX FIFO HE	RXACT	TXACT	CMD ACT	DBCK END	Res.	DATA END	CMDS ENT	CMDR END	RX OVERR	TXUND ERR	DTIME OUT	CTIME OUT	DCRC FAIL	CCRC FAIL

表 22. 用于 STM32F446xx 产品的 SDIO_ICR 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	SDIO ITC	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	Res.	DBCK ENDC	Res.	DATA ENDC	CMD SENTC	CMD RENDC	RX OVERRC	TX UNDERRC	DTIME OUTC	CTIME OUTC	DCRC FAILC	CCRC FAILC

表 23. 用于 STM32F446xx 产品的 SDIO_CMD 寄存器

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.	Res.
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Res.	Res.	Res.	Res.	SDIO 挂起	CPSM EN	WAIT PEND	WAIT INT	WAITRESP	CMDINDEX						

2.16 ADC/DAC

STM32F446 和 STM32F429/439 系列在 ADC 和 DAC 外设上具有相同的特性。

3 结论

本应用笔记是对数据手册和参考手册的补充，它提供了一个简单的指南，阐述如何将现有的基于 STM32F429xx/439xx 的设计移植到使用 STM32F446xx 的产品。

4 修订历史

表 24. 文档修订历史

日期	版本	变更
2015 年 3 月 18 日	1	初始版本

表 25. 中文文档修订历史

日期	版本	变更
2015 年 11 月 17 日	1	中文初始版本

重要通知 - 请仔细阅读

意法半导体公司及其子公司（“ST”）保留随时对 ST 产品和 / 或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于 ST 产品的最新信息。ST 产品的销售依照订单确认时的相关 ST 销售条款。

买方自行负责对 ST 产品的选择和使用，ST 概不承担与应用协助或买方产品设计相关的任何责任。

ST 不对任何知识产权进行任何明示或默示的授权或许可。

转售的 ST 产品如有不同于此处提供的信息的规定，将导致 ST 针对该产品授予的任何保证失效。

ST 和 ST 徽标是 ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。

© 2015 STMicroelectronics - 保留所有权利 2015